

Затверджую
Голова Приймальної комісії
Ректор



підпис

Михайло ЗГУРОВСЬКИЙ



Факультет електроніки

повна назва факультету/навчально-наукового інституту

ПРОГРАМА

фахового іспиту для вступу на

освітньо-професійну програму підготовки магістра
«Електронні мікро- і наносистеми та технології»

освітньо-професійну програму підготовки магістра
«Мікро- та наноелектроніка»

освітньо-наукову програму підготовки магістра
«Мікро- та наносистемна техніка»

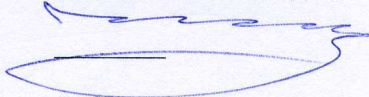
за спеціальністю 176 Мікро- та наносистемна техніка

Програму ухвалено:

Вченою Радою факультету електроніки

Протокол № 03/2024 від «18» «березня» 2024 р.

Голова Вченої Ради



Сергій НАЙДА

ВСТУП

Прийом на підготовку фахівців освітньо-кваліфікаційних рівнів магістра на освітньо-наукову програму «Мікро- та наносистемна техніка» та освітньо-професійні програми «Мікро- та наноелектроніка», «Електронні мікро- і наносистеми та технології» за спеціальністю 176 «Мікро- та наносистемна техніка» відбувається згідно Порядку прийому на навчання для здобуття вищої освіти в 2024 році.

Програма фахового іспиту передбачає перевірку набуття вступником компетентностей та результатів навчання, що визначені стандартом вищої освіти за спеціальністю 176 «Мікро- та наносистемна техніка» для першого (бакалаврського) рівня вищої освіти.

Для проведення фахових іспитів та конкурсного відбору на навчання за освітніми програмами підготовки магістрів наказом ректора створюються атестаційні комісії факультетів/інститутів, підкомісії за відповідними спеціальностями та з іноземних мов, які є робочим органом Приймальної комісії університету. Головою атестаційної комісії є декан факультету (директор інституту), головами підкомісій за спеціальностями призначаються завідувачі відповідних випускових кафедр, а членами – провідні професори (доценти), викладачі кафедри (викладачі інших кафедр) та куратори навчальних груп.

Одним з завдань атестаційної комісії факультету є затвердження та, не пізніше ніж за три місяці до початку прийому документів на відповідну форму навчання, оприлюднення (на сайті факультету та інформаційних стендах) тем розділів, з яких будуть проведені фахові іспити та програми фахових іспитів.

Програма фахового іспиту для вступу на освітню програму підготовки магістра за спеціальністю 176 «Мікро- та наносистемна техніка» визначає розділи, які винесені на фаховий іспит, перелік питань з кожного розділу, список рекомендованої літератури для самостійної підготовки вступників до фахового іспиту, методику оцінки виконання завдань фахового іспиту. Головним завданням програми є забезпечення можливості вступникам на навчання самостійно підготуватися до складання фахового іспиту.

На фаховий іспит для вступу на освітньо-наукову програму «Мікро- та наносистемна техніка» та освітньо-професійні програми «Мікро- та наноелектроніка», «Електронні мікро- і наносистеми та технології» за спеціальністю 176 «Мікро- та наносистемна техніка» винесено такі розділи.

Розділ 1 стосується питань фізики електронних процесів, розділ 2 – питань технологічних основ електроніки, розділ 3 – питань напівпровідникової електроніки, розділ 4 – питань схемотехніки.

Методика проведення фахового іспиту (ФІ)

Методика та технологія виконання і оцінювання ФІ наступні.

ФІ проводиться за письмовою формою.

Аудиторія для проведення ФІ призначається за умови забезпечення кожного вступника окремим робочим місцем (за столом – один вступник).

У час, зазначений у графіку, член атестаційної підкомісії роздає вступникам варіанти контрольних завдань ФІ та робочі аркуші, відповідає на можливі запитання вступників щодо змісту ФІ, вимог до їх виконання і критеріїв оцінки та фіксує час початку виконання роботи.

На виконання завдань ФІ надається до 135 хвилин.

Виконавши завдання вступники здають члену атестаційної підкомісії виконані роботи і звільняють аудиторію. Член атестаційної підкомісії фіксує час закінчення виконання роботи.

Перевірка робіт вступників виконується членами атестаційної підкомісії у день проведення фахового іспиту. Оцінювання робіт здійснюється у відповідності до критеріїв оцінки, які наведені у програмі нижче. Результати конкурсних заходів атестаційної комісії оголошують у наступний день після проведення відповідних іспитів.

Загальні вимоги до екзаменаційних завдань ФІ

Екзаменаційне завдання ФІ – це перелік формалізованих питань, вирішення яких потребує вміння застосовувати інтегровані знання програмного матеріалу розділів. Екзаменаційне завдання містить чотири запитання (одне з кожного розділу, які винесені на фаховий іспит).

Екзаменаційні завдання повинні:

- охоплювати весь програмний матеріал розділу;
- мати кількість варіантів на 3–5 більше ніж кількість вступників, які одночасно виконують ФІ (але не менше 25 варіантів);
- мати однакову структуру (за кількістю питань), бути рівнозначної складності, а трудомісткість відповідати відведеному часу контролю (135 хвилин);
- за можливості зводити до мінімуму непродуктивні витрати часу на допоміжні операції, проміжні розрахунки та інше;
- використовувати відомі вступникам терміни, назви, позначення.

Усі екзаменаційні завдання ФІ повинні мати професійне (фахове) спрямування і вимагати від вступників не тільки відтворення знань окремих тем і розділів, а і їх інтегрованого застосування. Як результат виконання ФІ вступники повинні продемонструвати як репродуктивні знання, так і вміння використовувати набуті знання для вирішення практично спрямованих завдань.

ОСНОВНИЙ ВИКЛАД

Перелік тем, які винесені на фаховий іспит

1. Розділ 1

- 1.1. Електронні стани у кристалах
 - 1.1.1. Усуспільнені стани
 - 1.1.2. Локалізовані стани електронів
 - 1.1.3. Електронні стани на поверхні
 - 1.1.4. Електронні стани та механізми провідності
- 1.2. Електронний транспорт
 - 1.2.1. Дрейф носіїв. Одночастинкова модель
 - 1.2.2. Дрейф носіїв. Колективна модель
 - 1.2.3. Розсіювання носіїв, рухливість
 - 1.2.4. Дифузія носіїв заряду
 - 1.2.5. Рівняння неперервності
- 1.3. Рівноважний стан носіїв
 - 1.3.1. Основні положення статистики електронів
 - 1.3.2. Розрахунок концентрації рівноважних носіїв
 - 1.3.3. Провідність металів
 - 1.3.4. Власна провідність напівпровідників
 - 1.3.5. Домішкова провідність
 - 1.3.6. Рівноважні носії в електричному полі
 - 1.3.7. Термоелектронна емісія
- 1.4. Гарячі носії у сильному електричному полі
 - 1.4.1. Дрейф носіїв
 - 1.4.2. Польова генерація

2. Розділ 2

- 2.1. Загальна характеристика технології виробів електронної техніки.
 - 2.1.1. Основні терміни та визначення.
 - 2.1.2. Етапи розробки виробів та технології, технічна документація.
 - 2.1.3. Вимоги до умов виробництва електронних приладів, та пристроїв.
- 2.2. Структура технологічного процесу виробництва приладів та пристроїв електронної техніки.
 - 2.2.1. Узагальнена структура технологічного процесу.
 - 2.2.2. Класифікація фізико-хімічних технологічних процесів
 - 2.2.3. Основні принципи планарної технології. Типові схеми планарних технологічних маршрутів.
- 2.3. Базові технології формування виробів електронної техніки.
 - 2.3.1. Підготовка і обробка матеріалів.
 - 2.3.2. Основи процесів очистки поверхні підкладок
 - 2.3.3. Легування та модифікування матеріалів.
 - 2.3.4. Нанесення речовини на підкладку.

- 2.3.5. Літографічні процеси.
- 2.3.6. Складання, монтаж та герметизація виробів електронної техніки.
- 2.4. Технологічні маршрути формування виробів електронної техніки
 - 2.4.1. Розробка, дослідження та моделювання технологічних процесів. Інтеграція технологічних процесів в технологічні маршрути.
 - 2.4.2. Дискретні електронні елементи.
 - 2.4.3. Монолітні інтегральні схеми. Плівкові інтегральні схеми.
 - 2.4.4. Електронні вироби на друкованих платах.
 - 2.4.5. Напрямки розвитку сучасної технології

3. Розділ 3

- 3.1. Загальні відомості з фізики твердого тіла.
- 3.2. Електричні переходи між напівпровідниками.
 - 3.2.1. *p-n* перехід у рівноважному стані.
 - 3.2.2. *p-n* перехід у нерівноважному стані.
- 3.3. Напівпровідникові діоди.
 - 3.3.1. Випрямні діоди.
 - 3.3.2. Імпульсні діоди.
 - 3.3.3. Напівпровідникові стабілітрони.
 - 3.3.4. Варикапи.
 - 3.3.5. Тунельні діоди.
 - 3.3.6. Діоди Шоттки.
 - 3.3.7. Лавинно-пролітні діоди.
 - 3.3.8. Діоди Ганна.
- 3.4. Біполярні транзистори.
 - 3.4.1. Структура та принцип дії транзистора.
 - 3.4.2. Схеми включення транзистора. ВАХ транзистора.
 - 3.4.3. Параметри транзистора.
 - 3.4.4. Імпульсні та частотні властивості транзистора.
 - 3.4.5. Конструкції та моделі інтегральних біполярних транзисторів.
- 3.5. МДН-транзистори.
- 3.6. Інтегральні пасивні компоненти.
- 3.7. Технології побудови логічних схем: транзисторно-транзисторна логіка; емітерно-зв'язана логіка; інтегральна інжекційна логіка.
- 3.8. Інвертори на МДН-транзисторах.
- 3.9. Елементи пам'яті на МДН-транзисторах.
- 3.10. Прилади із зарядовим зв'язком.

4. Розділ 4

- 4.1. Підсилювальні каскади на біполярних транзисторах
 - 4.1.1. Схема зі спільним емітером
 - 4.1.2. Схема зі спільним колектором
 - 4.1.3. Схема зі спільною базою
 - 4.1.4. Розрахунок схемних функцій K_u , K_i , $R_{вих}$ в смузі середніх частот
- 4.2. Підсилювальні каскади на польових транзисторах
 - 4.2.1. Схема зі спільним витоком
 - 4.2.2. Схема зі спільним стоком
 - 4.2.3. Розрахунок схемних функцій K_u , K_i , $R_{вих}$ в смузі середніх частот
- 4.3. Генератори
 - 4.4. Генератори гармонічних коливань на операційних підсилювачах
 - 4.4.1. Генератор з мостом Віна
 - 4.4.2. Генератори з поворотом фази у ланці зворотного зв'язку
 - 4.4.3. LC-генератор на операційному підсилювачі
- 4.5. Мінімізація та схемна реалізація логічних функцій
 - 4.5.1. Приведення логічних функцій до диз'юнктивної нормальної форми (ДНФ), реалізація у базисі Шефера
 - 4.5.2. Приведення логічних функцій до кон'юнктивної нормальної форми (КНФ), реалізація у базисі Пірса
- 4.6. Синтез логічних функцій на мультиплексорах
- 4.7. Комбінаційні суматори
 - 4.7.1. Реалізація суматорів: рівняння, схеми
 - 4.7.2. Віднімачі та алгебраїчні суматори: рівняння, схеми
 - 4.7.3. Багаторозрядні суматори: рівняння, реалізація послідовного переносу
 - 4.7.4. Суматори з прискореним переносом: рівняння, схема
 - 4.7.5. Двійково-десятковий суматор: рівняння, схема
- 4.8. Регістри
 - 4.8.1. Синтез регістрів зсуву на синхронних тригерах: схеми, часові діаграми роботи
 - 4.8.2. Лічильник Джонсона: схема, часові діаграми роботи
- 4.9. Лічильники
 - 4.9.1. Синтез лічильників-дільників частоти, часові діаграми їх роботи
 - 4.9.2. Реалізація послідовного та прискореного переносу у лічильниках, схеми та часові діаграми їх роботи
 - 4.9.3. Синтез асинхронних двійкових лічильників на RS -, JK -, D -тригерах, часові діаграми їх роботи
 - 4.9.4. Синтез синхронних двійкових лічильників на RS -, JK -, D -тригерах, часові діаграми їх роботи

ПРИКІНЦЕВІ ПОЛОЖЕННЯ

Під час виконання екзаменаційних завдань ФІ заборонено використовувати будь-які допоміжні матеріали та електронні засоби (мобільні телефони, ноутбуки, планшети тощо).

Критерії оцінювання виконання екзаменаційних завдань ФІ

Критерії оцінки виконання завдань наступні.

Номер завдання	Максимальний бал	Типові помилки	Знижка балів, до
1	25	1. Вірна та вичерпна відповідь з усіма необхідними рисунками, формулами тощо.	1
		2. Відповідь вірна але містить кілька незначних помилок (неточність у виконанні рисунків, формулювання основних понять тощо).	4
		3. Відповідь вірна, але неповна (відсутні необхідні рисунки, формули тощо) або містить декілька несуттєвих помилок.	8
		4. Відповідь неповна, містить суттєві, але не принципові помилки.	12
		5. Відповідь містить принципові помилки.	16
		6. Відповідь відсутня	25
2	25	1. Вірна та вичерпна відповідь з усіма необхідними рисунками, формулами тощо.	1
		2. Відповідь вірна але містить кілька незначних помилок (неточність у виконанні рисунків, формулювання основних понять тощо).	4
		3. Відповідь вірна, але неповна (відсутні необхідні рисунки, формули тощо) або містить декілька несуттєвих помилок.	8
		4. Відповідь неповна, містить суттєві, але не принципові помилки.	12
		5. Відповідь містить принципові помилки.	16
		6. Відповідь відсутня	25

3	25	1. Вірна та вичерпна відповідь з усіма необхідними рисунками, формулами тощо.	1
		2. Відповідь вірна але містить кілька незначних помилок (неточність у виконанні рисунків, формулювання основних понять тощо).	4
		3. Відповідь вірна, але неповна (відсутні необхідні рисунки, формули тощо) або містить декілька несуттєвих помилок.	8
		4. Відповідь неповна, містить суттєві, але не принципові помилки.	12
		5. Відповідь містить принципові помилки.	16
		6. Відповідь відсутня	25
4	25	1. Вірна та вичерпна відповідь з усіма необхідними рисунками, формулами тощо.	1
		2. Відповідь вірна але містить кілька незначних помилок (неточність у виконанні рисунків, формулювання основних понять тощо).	4
		3. Відповідь вірна, але неповна (відсутні необхідні рисунки, формули тощо) або містить декілька несуттєвих помилок.	8
		4. Відповідь неповна, містить суттєві, але не принципові помилки.	12
		5. Відповідь містить принципові помилки.	16
		6. Відповідь відсутня	25
Сума	100		

Максимальна кількість балів – 100.

Порядком прийому на навчання для здобуття вищої освіти в 2024 році вимагається для обчислення конкурсного балу застосування шкали оцінювання 100...200 балів (подібно до шкали оцінок ЄВІ). Перерахунок конкурсних балів від 100-бальної шкали до 200-бальної шкали здійснюється відповідно до таблиці:

Таблиця відповідності оцінок РСО (60...100 балів)
оцінкам 200-бальної шкали (100...200 балів)

шкала РСО	шкала 100...200	шкала РСО	шкала 100...200	шкала РСО	шкала 100...200	шкала РСО	шкала 100...200
60	100	70	140	80	160	90	180
61	105	71	142	81	162	91	182
62	110	72	144	82	164	92	184
63	115	73	146	83	166	93	186
64	120	74	148	84	168	94	188
65	125	75	150	85	170	95	190
66	128	76	152	86	172	96	192
67	131	77	154	87	174	97	194
68	134	78	156	88	176	98	196
69	137	79	158	89	178	99	198
						100	200

Приклад типового екзаменаційного завдання фахового іспиту

Питання 1. Фізика електронних процесів

Хід температурної залежності питомої електропровідності, а також рівня Фермі, для власних напівпровідників, її зв'язок з процесами генерації носіїв, механізмами розсіювання і параметрами зонної структури.

Питання 2. Технологічні основи електроніки

Методи збирання і герметизації. Виготовлення корпусів. Особливості виготовлення корпусів. Теплові характеристики корпусів.

Питання 3. Напівпровідникова електроніка

Елементи пам'яті динамічного типу на МДН-транзисторах. Принцип дії. Різновиди.

Питання 4. Схемотехніка

Чотирирозрядний синхронний двійковий лічильник на JK-тригерах, часові діаграми його роботи.

СПИСОК ЛІТЕРАТУРИ

До розділу 1

1. Фізика електронних процесів: [Електронний ресурс]: підручник для студ. спеціальності 153 «Мікро- та наносистемна техніка» / В.О. Москалюк, В.І. Тимофєєв, Т.А. Саурова; Гриф надано Вченою радою КПІ ім. Ігоря Сікорського (протокол № 5 від 30.06.2020 р.). – Електронні текстові дані (1 файл: 7,21 Мбайт). – К.: КПІ ім. Ігоря Сікорського, 2020. – 324 с.
2. Москалюк В.О., «Фізика електронних процесів. Динамічні процеси», навч. посібник. – К.: «Політехніка», 2004. – 180 с.
3. Фізика процесів у напівпровідниках та елементах електроніки: курс лекцій: [навчальний посібник] / [Д.М. Фреїк, В.М. Чобанюк, З.Ю. Готра та ін.; за заг. ред. Д.М. Фреїка]. – Івано-Франківськ: Видавництво Прикарпатського національного університету імені Василя Стефаника, 2010. – 263 с.

До розділу 2

1. Інтегральна мікроелектроніка: Конспект лекцій [Електронний ресурс]: навч. посіб. для здобувачів ступеня магістра за освітньою програмою «Мікро- та наноелектроніка» / Г.С. Свєчніков, Ю.В. Діденко; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 15,7 Мбайт). – К.: КПІ ім. Ігоря Сікорського, 2019. – 454 с.
2. Основи наноелектроніки. У 2 кн. Кн. 2, ч. 1. Матеріали і наноелектронні технології [Електронний ресурс]: підручник / Ю.І. Якименко, Д.М. Заячук, В.М. Співак, А.Т. Орлов [та ін.]; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 9,39 Мбайт). – К.: КПІ ім. Ігоря Сікорського, 2016. – 343 с.
3. Готра З.Ю. Технологія електронної техніки. Навч. посібник у 2 т. – Львів: Видавництво Національного університету Львівська політехніка, 2010. – Т. 1. — 888 с.
4. Готра З.Ю. Технологія електронної техніки. Навч. посібник у 2 т. – Львів: Видавництво Національного університету Львівська політехніка, 2010. – Т. 2. – 884 с.

До розділу 3

1. Напівпровідникові прилади : підручник для студентів вищих навчальних закладів / Л.Д. Васильєва, Б.І. Медведенко, Ю.І. Якименко. – К.: Політехніка: Кондор, 2018. – 388 с.
2. Твердотільна електроніка: підручник / О.В. Борисов, Ю.І. Якименко; за заг. ред. Ю.І. Якименка. – К.: НТУУ «КПІ», 2015. – 484 с.
3. Елементи сучасної мікроелектроніки [Електронний ресурс]: навч. посіб. для студ. спеціальності 153 «Мікро- та наносистемна техніка», спеціалізації «Мікроелектронні інформаційні системи» / Г.С. Свечніков, Ю.В. Діденко; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 8,00 Мбайт). – К.: КПІ ім. Ігоря Сікорського, 2018. – 248 с.
4. Дружинін А.О. Твердотільна електроніка. Фізичні основи і властивості напівпровідникових приладів: Навчальний. посібник. – Львів: Видавництво Національного університету «Львівська політехніка», 2009. – 332 с.

До розділу 4

1. Схемотехніка: пристрої цифрової електроніки: підручник у 2 т. В.М. Рябенський, В.Я. Жуйков, Ю.С. Ямненко, О.В. Борисов; М-во освіти і науки України, НТУУ "КПІ". – К.: НТУУ "КПІ", 2015.
2. Співак В.В., Жуйков В.Я., Бойко В.І., Гуржій А.М., Зорі В.В. Схемотехніка електронних систем: том 2. Цифрова схемотехніка: підручник. – К.: Вища школа 2005. – 320 с.
3. Аналогова схемотехніка / Л.П. Медяний. – К.: КПІ ім. Ігоря Сікорського, 2017. – 177 с.
4. Схемотехніка електронних систем: у 3 кн. Кн. 1. Аналогова схемотехніка та імпульсні пристрої: підручник / В.І. Бойко, А.М. Гуржій, В.Я. Жуйков та ін. – 2-ге вид., допов. і переробл. – К.: Вища шк. – 2004. – 366 с.

РОЗРОБНИКИ ПРОГРАМИ

Діденко Юрій Вікторович,

к.т.н., доцент, доцент кафедри мікроелектроніки

Казміренко Віктор Анатолійович,

к.т.н., доцент, доцент кафедри електронної інженерії

Мачулянський Олександр Вікторович,

д.т.н., доцент, професор кафедри мікроелектроніки

Прокопенко Юрій Васильович,

д.т.н., доцент, професор кафедри електронної інженерії

Саурова Тетяна Азадівна,

к.т.н., доцент кафедри електронної інженерії

Татарчук Дмитро Дмитрович,

д.т.н., доцент, завідувач кафедри мікроелектроніки

Програму рекомендовано:

кафедрою мікроелектроніки

Протокол № 18 від «07» березня 2024 р.

Зав. кафедри _____ Дмитро ТАТАРЧУК

Програму рекомендовано:

кафедрою електронної інженерії

Протокол № 16 від «06» березня 2024 р.

Зав. кафедри _____ Володимир ТИМОФЄЄВ