

## РЕФЕРАТ

Дипломна робота містить основну частину на 69 аркушах, кількість ілюстрацій 30, таблиць 3, додатків 1, посилань 11.

Метою дипломної роботи є дослідження описання цифрових схем на мові проектування верілог.

Результатом роботи є реалізація лабораторних робіт для вивчення мови проектування верілог з використанням синтезатора Quartus 2 та симулятора ModelSim.

В процесі виконання описана теорія з завданням для кожної роботи, та в якості прикладу було вирішено один з варіантів завдання.

Результати проведеної роботи можуть бути використані при подальшому навчанні з курсу «Проектування та конструювання інформаційних систем».

ВЕРІЛОГ, ПЛІС, QUARTUS 2, MODELSLIM, САПР, HDL, LUT, ALTERA, МОДУЛЬ, РЕГІСТР, ЛЧИЛЬНИК, КІНЦЕВИЙ АВТОМАТ.

## SUMMARY

The objective of the thesis is to realize the laboratory works on the course “Information systems design and construction”.

The aim of thesis is a studying the description of digital circuit using hardware description language verilog

The result represent labs for learning Verilog using Quartus 2 and simulator ModelSim.

In process was described theory with task for each theme, and as an example it was solved one of the tasks.

The results of this work can be used to further study on the course “Information systems design and construction”.

VERILOG, FPGA, QUARTUS 2, MODELSLIM, COMPUTER AIDED DESIGN, HDL, LUT, ALTERA, MODULE, REGISTER, COUNTER, FINITE STATE MACHINE.

## ПЕРЕЛІК ПОСИЛАНЬ

1. Field Programmable Gate Array [Електронний ресурс]. – Режим доступу: <https://habrahabr.ru/post/250511/>
2. Дэвид М. Харрис . Цифровая схемотехника и архитектура компьютера / Дэвид М. Харрис, Сара Л. Харрис – 2-е изд., 2013. – 1662 с.
3. Изучение Quartus 2 [Електронний ресурс]. – Режим доступу: <https://marsohod.org/aquartus2>
4. Основы верилогу [Електронний ресурс]. – Режим доступу: [http://kit-e.ru/articles/circuit/2008\\_4\\_164.php](http://kit-e.ru/articles/circuit/2008_4_164.php)
5. Симулятор ModelSim [Електронний ресурс]. – Режим доступу: <https://marsohod.org/11-blog/118-modelsim>
6. Изучение верилогу [Електронний ресурс]. – Режим доступу: <http://fpga.in.ua/fpga/cad-pld/verilog-basics-laboratory-works/lr2-issledovanie-kombinacionnyx-ustrojstv-osobennosti-yazyka-verilog.html>
7. Регістр (цифрова техніка) [Електронний ресурс]. – Режим доступу: [https://uk.wikipedia.org/wiki/%D0%A0%D0%B5%D0%B3%D1%96%D1%81%D1%82%D1%80\\_\(%D1%86%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%B0\\_%D1%82%D0%B5%D1%85%D0%BD%D1%96%D0%BA%D0%B0\)](https://uk.wikipedia.org/wiki/%D0%A0%D0%B5%D0%B3%D1%96%D1%81%D1%82%D1%80_(%D1%86%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%B0_%D1%82%D0%B5%D1%85%D0%BD%D1%96%D0%BA%D0%B0))
8. Учебное пособие : счетчики [Електронний ресурс]. – Режим доступу: <http://www.bestreferat.ru/referat-140933.html>
9. Лічильники імпульсів [Електронний ресурс]. – Режим доступу: [http://elib.lutsk-ntu.com.ua/book/fepes/fizyka\\_ta\\_elektrotehnika/2012/12-39/page74.html](http://elib.lutsk-ntu.com.ua/book/fepes/fizyka_ta_elektrotehnika/2012/12-39/page74.html)
10. Описание цифровых автоматов [Електронний ресурс]. – Режим доступу: <https://habrahabr.ru/post/254885/>
11. Автоматы Мили и Мура [Електронний ресурс]. – Режим доступу: [http://studopedia.su/16\\_34765\\_avtomati-mili-i-mura.html](http://studopedia.su/16_34765_avtomati-mili-i-mura.html)