

ПЕРЕЛІК ПОСИЛАНЬ

1. Jaume Segura. CMOS Electronics: How It Works, How It Fails / Jaume Segura, Charles F. Hawkins., 2004.
2. Andrea Ghetti. Gate Oxide Reliability: Physical and Computational Models / Andrea Ghetti // Predictive Simulation of Semiconductor Processing / Andrea Ghetti., 2004. – С. 201–258.
3. Haldun Kufluoglu. MOSFET degradation due to negative bias temperature instability (NBTI) and hot carrier injection (HCI), and its implications for reliability-aware VLSI design : дис. докт. філос. наук / Haldun Kufluoglu. – West Lafayette, Indiana, 2007
4. Jae-Sung Lee. Improving Performance and Reliability of MOS Devices Using Deuterium Implantation / Jae-Sung Lee // Cutting Edge Nanotechnology / Jae-Sung Lee., 2010.
5. Syed M Alam. Circuit-level reliability requirements for Cu metallization / Syed M Alam, Chee Lip Gan, Frank L Wei. // Device and Materials Reliability, IEEE Transactions. – 2005. – С. 522–531.
6. Ian A. Grout. Integrated Circuit Test Engineering: Modern Techniques / Ian A. Grout., 2006.
7. Laung-Terng Wang. System-on-Chip Test Architectures: Nanometer Design for Testability / Laung-Terng Wang, Charles E. Stroud, Nur A. Touba., 2007.
8. 1149.1-2013 - IEEE Standard for Test Access Port and Boundary-Scan Architecture [Електронний ресурс]. – 2013. – Режим доступу до ресурсу: <https://standards.ieee.org/findstds/standard/1149.1-2013.html>.
9. GCC online documentation [Електронний ресурс] – Режим доступу до ресурсу: <https://gcc.gnu.org/onlinedocs>.
10. P1450.3 IEEE Standard Test Interface Language (STIL) Extension for Tester Resource Constraints (TRC) [Електронний ресурс]. – 2002. – Режим доступу до ресурсу: <http://grouper.ieee.org/groups/1450/dot3/1450.3->

- D04.pdf.
11. Mark Burns. An Introduction to Mixed-Signal IC Test and Measurement / Mark Burns, Gordon W. Roberts., 2001.
 12. Jonathn T.-Y Chang. SHOrt Voltage Elevation (SHOVE) Test / Jonathn T.-Y Chang, Edward J. McCluskey. // IEEE Computer Society. – С. 446–494.
 13. Tsung-Yung Jonathan Chang. Voltage Screens for Early-Life Failures in CMOS Integrated Circuits : дис. докт. філос. наук / Tsung-Yung Jonathan Chang. – Stanford.
 14. Papadopoulou E. Yield Analysis and Optimization / E. Papadopoulou, P. Gupta. // Ieee international conference on microelectronic test structures.
 15. GCC online documentation [Электронный ресурс] – Режим доступа до ресурсу: <http://gcc.gnu.org/onlinedocs/>.
 16. P1450.1: IEEE Standard Test Interface Language (STIL) for Digital Test Vector Data Design Extension
 17. Бланк, С. Стартап. Настольная книга основателя / С. Бланк, Б. Дорф ; пер. с англ. Т. Гутман, И. Окунькова, Е. Бакушева. – 2-е изд. – Москва : Альпина Паблишер, 2014. – 614 с.
 18. Дрейпер, У. Стартапы : профессиональные игры Кремниевой долины / У. Дрейпер ; предисл. Э. Шмидта ; пер. с англ. В. Егорова. – Москва : Эксмо, 2012. – 378 с.
 19. Статистика смертности и советы по безопасности для стартапов [Электронный ресурс]. – Режим доступа: <https://vc.ru/p/startup-eset>