

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ
імені ІГОРЯ СІКОРСЬКОГО»
Кафедра мікроелектроніки

ЗАТВЕРДЖЕНО

кафедрою мікроелектроніки

протокол № 22 від 29.06.2017

в.о. зав кафедри

мікроелектроніки

_____ О.В. Борисов
(підпис) (ініціали, прізвище)

«29» червня 2017р.

МЕТОДИЧНІ ВКАЗІВКИ
ДО КУРСОВОЇ РОБОТИ З ДИСЦИПЛІНИ
«Моделювання технологій напівпровідникових
матеріалів та інтегральних мікросхем-3»

ЗМІСТ

ВСТУП.....	3
ТЕМАТИКА ЗАВДАНЬ НА КУРСОВУ РОБОТУ	4
ЗМІСТ, ОБ'ЄМ ТА ПОРЯДОК ЗАХИСТУ КУРСОВОЇ РОБОТИ.....	6
МЕТОДИЧНІ ВКАЗІВКИ ЩОДО ПОРЯДКУ ВИКОНАННЯ РОБОТИ	6
ЗМІСТ ПОЯСНЮВАЛЬНОЇ ЗАПИСКИ	7
ПРОЕКТУВАННЯ ІНТЕГРАЛЬНИХ СХЕМ	8
СПИСОК РЕКОМЕНДОВАНОЇ ЛІТЕРАТУРИ.....	35

ВСТУП

В даний час широкого розповсюдження набули інтегральні мікросхеми на основі МДН транзисторів. На основі МДН технології створюються схеми середнього (реєстри, лічильники, суматори тощо), великого та надвеликого ступеня інтеграції (постійні та оперативні запам'ятовуючі пристрої, мікропроцесори тощо).

Мікросхеми на МДН-транзисторах мають відносно просту конструкцію та технологію виготовлення, забезпечують високий відсоток виходу придатних і не потребують додаткової ізоляції елементів в схемі. В основі виготовлення мікросхем на МДН транзисторах, як і біполярних мікросхем, лежить планарна технологія, однак кількість технологічних операцій, необхідних для виготовлення мікросхем на МДН транзисторах, є значно меншою. Крім того, МДН транзистори мають менший розмір порівняно з біполярними елементами, що дає змогу значно підвищити ступінь інтеграції. Мікросхеми на МДН транзисторах містять до 500 000 елементів на 1 кристалі, і цей показник продовжує зростати. Проте за швидкодією такі мікросхеми поступаються схемам на біполярних транзисторах.

Структури метал-діелектрик-напівпровідник, що використовуються в якості елементів МДН мікросхем, можуть виконувати функції підсилення, генерації та перетворення електричних сигналів, тобто ті ж функції, що виконують біполярні транзистори. Поряд з тим МДН транзистори можна використовувати в якості резисторів та конденсаторів, номінальні параметри яких змінюються в заданих межах при зміні прикладеного потенціалу до керуючого електрода. Крім того, МДН структури можуть виконувати функції елементів пам'яті.

Значного поширення МДН транзистори набули в цифрових мікросхемах. Це обумовлено простотою їх конструкції, гарними характеристиками перемикання, багатофункціональністю, само ізолюваністю, малими розмірами, а також низьким рівнем потужності, що споживається. Цифрові МДН мікросхеми містять, як правило, лише МДН транзистори, оскільки функції пасивних елементів можуть ефективно виконувати самі МДН транзистори. МДН мікросхеми представляють собою схеми з безпосередніми зв'язками, тому в таких схемах відсутні конденсаторні зв'язки.

Дана курсова робота – заключний етап вивчення теоретичної частини курсу “Моделювання технології та інтегральних мікросхем”.

При виконанні курсової роботи студент отримує та закріплює навички самостійного розв'язку інженерних задач мікроелектроніки, роботи з технічною та довідниковою літературою.

В даних методичних вказівках викладено основні завдання курсової роботи та вимоги до змісту розрахунково-пояснювальної записки.

ТЕМАТИКА ЗАВДАНЬ НА КУРСОВУ РОБОТУ

Курсова робота являє собою розробку та розрахунок логічного елемента, що виконує вказану логічну функцію згідно табл.1, на основі інтегрального елемента, що вказаний у табл.2, розробку технології виготовлення, необхідної для реалізації таких елементів та розрахунок параметрів технологічних процесів, вказаних у табл.3. Завдання на курсову роботу містить параметри логічного елемента згідно варіанту (табл. 1-3).

Таблиця 1. Електричні параметри інвертора для різних варіантів курсової роботи

Номери варіантів	Логічна функція інвертора, $y = f(x_1, x_2)$	Рівень логічної одиниці, В	Модуль напруги живлення, В	Струм навантаження, мкА
1-5	$y = \overline{x_1 \cdot x_2}$	4	8	90
6-10	$y = \overline{x_1 + x_2}$	3	6	100
11-15	$y = \overline{x_1 \cdot x_2}$	5	10	60
16-20	$y = \overline{x_1 + x_2}$	6	12	80
21-25	$y = \overline{x_1 \cdot x_2}$	7	9	-
26-30	$y = \overline{x_1 + x_2}$	8	10	-

Таблиця 2. Структура інвертора для різних варіантів курсової роботи

Номери варіантів	Тип активного елемента	Тип провідності каналу активного елемента	Тип схеми МДН інвертора
1-5	МДН-транзистор з індуктованим каналом	n –тип – непарні варіанти р-тип – парні варіанти	Схема з нелінійним резистором
6-10	МДН-транзистор з індуктованим каналом	р –тип – непарні варіанти n -тип – парні варіанти	Схема з струмо-стабілізуючим

			резистором
26-30	МДН-транзистор з вбудованим каналом	з n –тип – непарні варіанти р-тип – парні варіанти	Схема з струмо-стабілізуючим резистором
16-20	МДН-транзистор з вбудованим каналом	з р –тип – непарні варіанти n -тип – парні варіанти	Схема з нелінійним резистором
21-25	МДН- транзистор з індукованим каналом	з n –тип – непарні варіанти р-тип – парні варіанти	Схема на комплементарних транзисторах
11-15	МДН- транзистор з індукованим каналом	з р –тип – непарні варіанти n -тип – парні варіанти	Схема на комплементарних транзисторах

Таблиця 3. Розраховуваний технологічний метод виготовлення інвертора для різних варіантів курсової роботи

Номери варіантів	Технологічна операція	Технологічний метод	Розраховуваний параметр
1-5	Формування підзатворного діелектрика	Термічне окислення кремнію	Час та температура окиснення
6-10	Формування підзатворного діелектрика	Термічне окислення кремнію	Час та температура окиснення
11-15	Легування області каналу	Іонна імплантація	Доза та час легування, енергія іонів
16-20	Легування області каналу	Іонна імплантація	Доза та час легування, енергія іонів
21-25	Формування кишені транзистора	Дифузія	Температура та час процесу загонки та розгонки
26-30	Формування кишені транзистора	Дифузія	Температура та час процесу загонки та розгонки

ЗМІСТ, ОБ'ЄМ ТА ПОРЯДОК ЗАХИСТУ КУРСОВОЇ РОБОТИ

Пояснювальна записка представляє собою друкований документ, об'ємом 25-30 сторінок формату А4. Текст повинен бути набраний шрифтом 14 з одинарним інтервалом.

Пояснювальна записка повинна містити титульний лист з темою роботи, завдання, мету роботи, теоретичні відомості, необхідні для виконання роботи, принципову схему логічного елемента, розрахунки, опис технології виготовлення, тексти програм (за необхідності), список використаної літератури та додатки (за необхідності).

Закінчена та підписана студентом робота здається керівнику не пізніше, ніж за 5 днів до захисту курсової роботи. При необхідності робота може бути повернена студенту для доробки.

Якщо в ході перевірки роботи виявиться, що студент виконав роботу не самостійно, то йому видається повторне завдання.

Студент захищає роботу перед комісією в складі керівника роботи та членів комісії, призначених завідувачим кафедри.

При захисті роботи студент повинен проаналізувати запропоновану схему, пояснити вибір технології та відповісти на питання членів комісії.

На доповідь відводиться п'ять хвилин.

МЕТОДИЧНІ ВКАЗІВКИ ЩОДО ПОРЯДКУ ВИКОНАННЯ РОБОТИ

Виконання курсової роботи доцільно виконувати у наступному порядку.

1. Вивчити завдання на курсову роботу.
 2. Скласти бібліографію для виконання курсової роботи. При цьому необхідно використовувати не лише основну літературу, вказану викладачем, але й знайти додаткову.
- Повний список літератури необхідно узгодити з керівником.
3. Скласти календарний план роботи та узгодити його з керівником. На виконання роботи відводиться 10-12 тижнів. З них перші два тижні – для організаційної роботи, а останні два – для оформлення та захисту роботи.
 4. Розробити принципову схему логічного елемента.
 5. Розрахувати окремі інтегральні елементи схеми.
 6. Розробити та обґрунтувати технологію виготовлення.
 7. Розрахувати параметри вказаних у завданні технологічних процесів.
 8. Оформити пояснювальну записку.
 9. Захистити роботу.

В процесі виконання окремих етапів календарного плану потрібно консультиватися з керівником роботи.

ЗМІСТ ПОЯСНЮВАЛЬНОЇ ЗАПИСКИ

1. Титульний аркуш.
2. Зміст.
3. Список використаних скорочень.
4. Вступ.
5. Завдання
6. Аналіз завдання.
7. Принципова схема логічного елемента та обґрунтування вибору саме такої схеми.
8. Розрахунок інтегральних елементів.
9. Технологія виготовлення з обґрунтуванням вибору.
10. Розрахунок параметрів технологічних процесів, вказаних у завданні.
11. Висновок. У висновку підводиться підсумок виконаної роботи, аналіз отриманих результатів.
12. Список використаної літератури.
13. Додатки(при необхідності).

Текст пояснювальної записки друкується на одній стороні аркуша. Всі листи пояснювальної записки, крім титульного повинні мати наскрізну нумерацію. Таблицям та рисункам також присвоюється наскрізна нумерація.

Рисунки та таблиці повинні мати пояснення в тексті роботи. Всі рисунки та таблиці розміщуються в пояснювальній записці після першого посилання на них. Підписи до рисунків розміщуються під рисунками. Підписи до таблиць над таблицями.

Кожний розділ пояснювальної записки починається з нової сторінки і повинен мати порядковий номер, записаний арабськими цифрами, а також відповідний заголовок. Великі розділи необхідно розбивати на підрозділи з номерами та заголовками. Нумери підрозділів записуються перед заголовками і складаються з номера розділу, крапки та номера підрозділу. Номер підрозділу представляє собою порядковий номер підрозділу в межах даного розділу.

Заголовки розділів записують прописними (великими) літерами, підрозділів – строковими (маленькими) літерами окрім першої літери, яка є прописною. Переноси слів у заголовках не допускаються. В кінці заголовка крапка не ставиться. Від попереднього тексту заголовок пишуть на відстані 15 мм, а від наступного – 10 мм.

Пояснювальна записка повинна бути викладена чітко, ясно з обґрунтуванням обраних технічних рішень.

ПРОЕКТУВАННЯ ІНТЕГРАЛЬНИХ СХЕМ

Проектування інтегральних схем (ІС) складається з наступних етапів:

1. Вибір принципової схеми логічного елемента.
2. Розрахунок інтегральних елементів.
3. Розробка технології виготовлення ІС.
4. Розрахунок параметрів технологічних процесів, вказаних у завданні.

Вибір принципової схеми логічного елемента

МДН технологія дозволяє створювати три базові структури, що відповідають трьом сімействам цифрових мікросхем – з каналом р-типу (логіка р-МДН), з каналом n-типу (логіка n-МДН) та комплементарного типу (КМДН). Логічні ІМС на основі транзисторів з каналом р-типу провідності потребують від’ємної напруги живлення (схеми негативної логіки), а логічні ІМС на основі транзисторів з каналом n-типу провідності – додатної напруги живлення (схеми позитивної логіки). При побудові логічних ІМС на основі комплементарних МДН транзисторів є можливим створення мікросхем як негативної, так і позитивної логіки (“полярність” логіки в даному випадку визначається послідовністю включення МДН транзисторів з каналами р- та n-типу провідності). Базовим елементом логічних МДН мікросхем є інвертор.

МДН-інвертор представляє собою пару МДН транзисторів, з’єднаних послідовно, один з яких відіграє роль активного (керуючого) транзистора, а інший – пасивного (навантажувального) транзистора (рис.1). Під дією вхідного сигналу змінюється провідність активного елемента, в результаті чого змінюється падіння напруги на навантажувальному транзисторі та виході інвертора.

В якості активного елемента інвертора можуть використовуватись МДН-транзистори з індукованим чи вбудованим каналом n- чи р-типу провідності (рис.2). В якості навантажувального елемента інвертора можуть використовуватись лінійний резистор або МДН транзистори з індукованим чи вбудованим каналом n- чи р-типу провідності як нелінійні резистори. Різноманітність видів МДН транзисторів, а також способів їх поєднання дозволяє побудувати велику кількість базових схем МДН інверторів, які відрізняються електричними характеристиками, що являються основою

інтегральних логічних елементів. На рис.2 наведена структурна схема, яка дозволяє охопити всі можливі варіанти побудови базових схем інверторів.

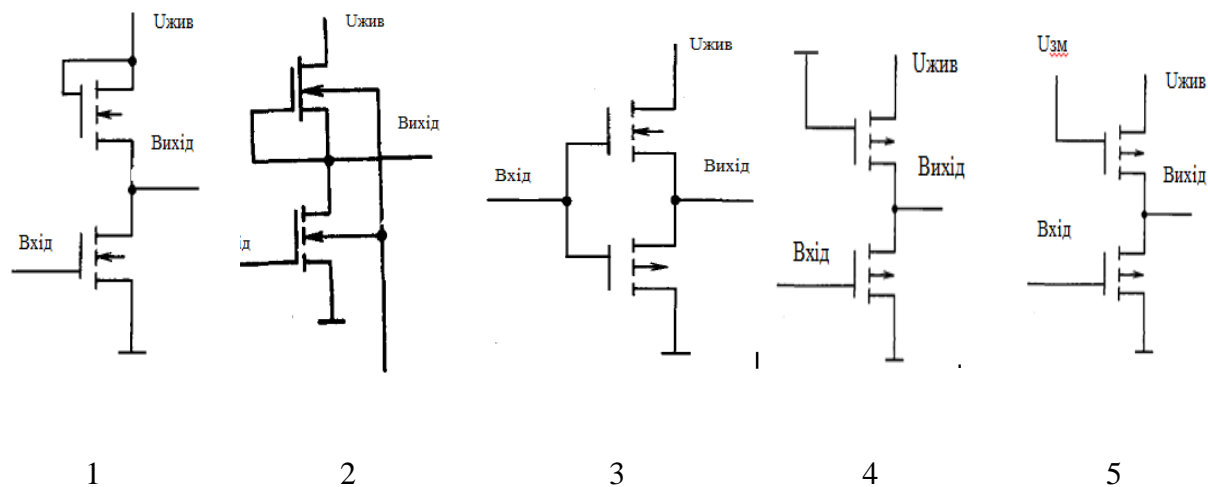


Рис.1. Способи включення МДН транзистора в якості навантажувального транзистора в МДН інверторі: його затвор може підключатись до витoku (1), стоку (2), затвору активного елемента (3), спільної шини (4) та окремого джерела живлення (5)

Використання нелінійних резисторів (МДН транзисторів) дозволяє відмовитись від застосування високоомних дифузійних чи плівкових резисторів в інтегральних схемах, що дає можливість підвищити щільність компоновання елементів і створювати всі елементи в єдиному технологічному циклі.

Вид вольт-амперної характеристики навантажувального транзистора залежить від виду МДН транзистора, способу під'єднання його затвору та полярності напруги живлення схеми інвертора. При використанні МДН транзистора в якості навантажувального елемента його затвор може підключатись до витoku (1), стоку (2), затвору активного елемента (3), спільної шини (4) та окремого джерела живлення (5). Різні способи під'єднання затвору навантажувального транзистора в схемі МДН інвертора наведені на рис.1. Найбільш поширеними є схеми 1, 2 та 3, однак навіть для них деякі комбінації активного та пасивного транзисторів для побудови МДН-інверторів не використовуються через погіршені електричні характеристики (у табл. 4 такі варіанти відмічені ризикою).

Вид ВАХ нелінійного резистора, ввімкненого між шиною живлення та стоком активного транзистора, змінюється в залежності від способу під'єднання затвору навантажувального транзистора. Причому різні види МДН транзисторів можуть демонструвати однакові види ВАХ нелінійних резисторів. Тому доцільно класифікувати

схеми МДН інверторів на групи відповідно до виду їх ВАХ. Можливі види ВАХ навантажувальних елементів наведені на рис. 3.

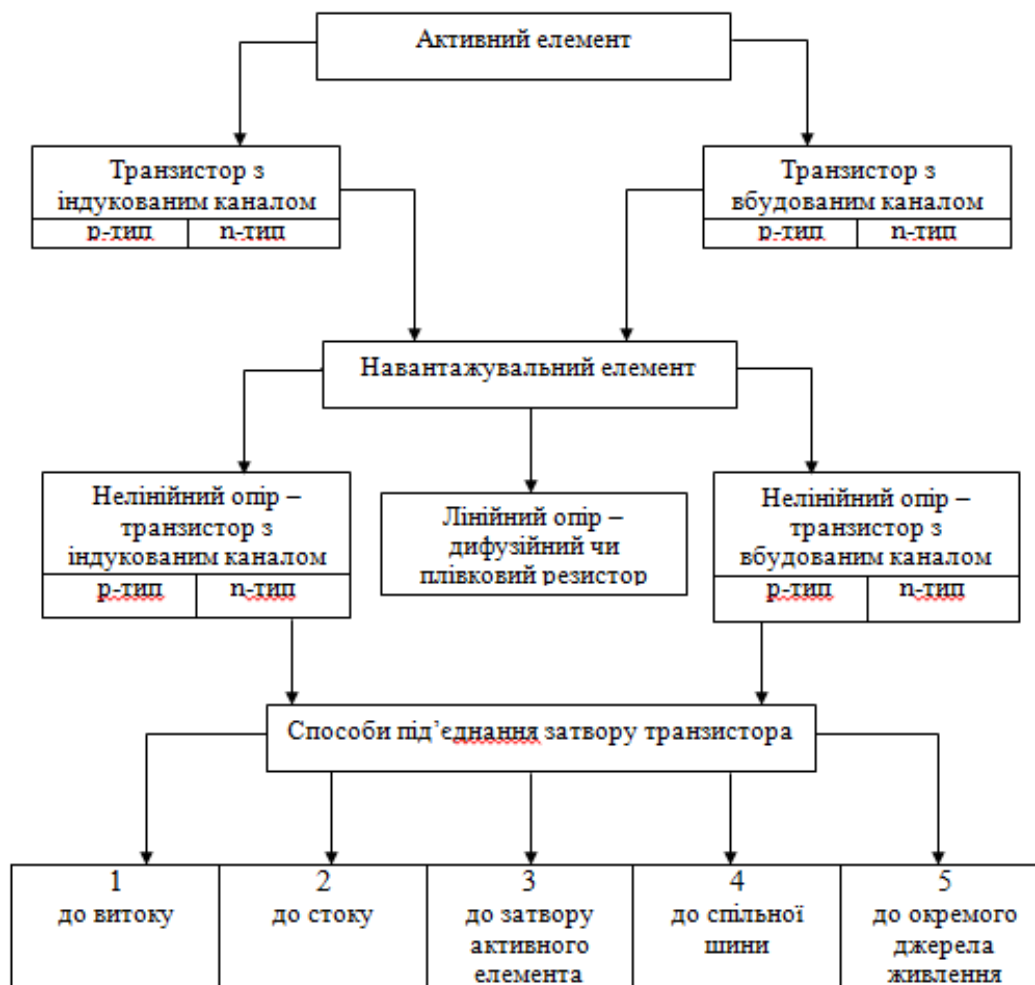


Рис. 2. Структурна схема побудови МДН інвертора

I група – вольт-амперна характеристика навантажувального нелінійного резистора представляє собою параболу, вершина якої лежить на осі абсцис. Схеми з резисторами, що мають такий вид ВАХ, називають схемами з нелінійними резисторами. Навантажувальний транзистор працює тільки в пологій області ВАХ.

II група – вольт-амперна характеристика навантажувального нелінійного резистора представляє собою параболу, вершина якої лежить нижче осі абсцис. Схеми з резисторами, що мають такий вид ВАХ, називають схемами з квазілінійними резисторами. Навантажувальний транзистор працює тільки в крутій області ВАХ.

III група – вольт-амперна характеристика навантажувального нелінійного резистора співпадає по виду з вольт-амперною характеристикою МДН транзистора при фіксованій величині напруги на затворі. Схеми з резисторами, що мають такий вид ВАХ, називають схемами з струмостабілізуючими резисторами (динамічне навантаженн).

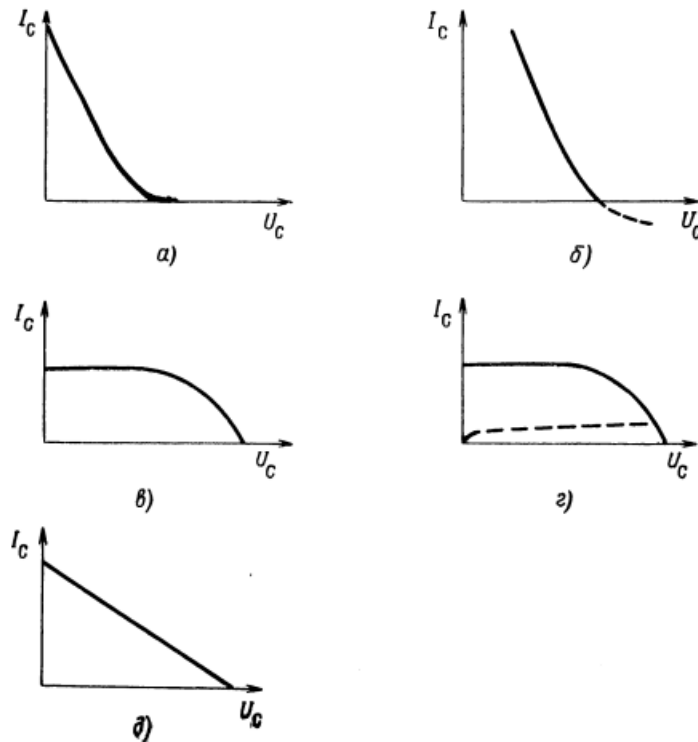


Рис.3. ВАХ навантажувальних елементів:

а) I група, б) II група, в) III група, г) IV група, д) V група

IV група – вольт-амперна характеристика навантажувального нелінійного резистора змінюється в процесі перемикання схеми і можуть бути вказані дві характеристики, що відповідають максимальній та мінімальній напрузі на затворі активного та пасивного елементів. Схеми з резисторами, що мають такий вид ВАХ, називають схемами на комплементарних транзисторах або малопотужними схемами через низьку потужність, яку вони споживають від джерела живлення.

V група – вольт-амперна характеристика навантажувального резистора є лінійною. В якості резистора можуть бути використані опори дифузійних областей та опори резистивних плівок.

Під час класифікації навантажувальних характеристик передбачалось, що напруга живлення завжди додатна, незалежно від виду ВАХ активних елементів інверторів. Таке припущення дозволяє обмежитись розглядом лише першого квадранту вольт-амперної характеристики активного елементу.

В табл.4 наведені групи характеристик навантажувальних резисторів, що реалізуються в схемах МДН інверторів при різноманітних комбінаціях активних та пасивних елементів. Видно, що в більшості схем реалізуються I та III групи навантажувальних кривих. Цифрами 1, 2 та 3 у табл.4 позначені три найбільш вживані

способи під'єднання затворів навантажувальних транзисторів в МДН інверторів, які наведені на рис.1.

Під час розробки базової схеми МДН інвертора для подальшого проектування на його основі інтегральних схем слід дотримуватись наступних правил. Елементи інтегральних схем мають характеризуватись технологічністю, схемотехнічною універсальністю та гнучкістю, а також відповідати заданим електричним параметрам, основними з яких є швидкодія та потужність, що споживається від джерела живлення.

Таблиця 4. Види МДН інверторів по виду ВАХ при різноманітних комбінаціях активних та пасивних елементів

Тип активного елемента	Тип навантажувального елемента												
	Тип провідності каналу навантаження співпадає з типом провідності каналу активного елементу						Тип провідності каналу навантаження протилежний типу провідності каналу активного елементу						
	Вбудований канал			Індукований канал			Вбудований канал			Індукований канал			
	1	2	3	1	2	3	1	2	3	1	2	3	
МДН- транзистор з вбудованим каналом	3	III	I	-	-	I	-	III	I	-	-	I	-
МДН- транзистор з індукованим каналом	3	III	I	-	-	I	-	III	I	IV	-	I	IV

Технологічність є одним із основних критеріїв при виборі елементів для реалізації тієї чи іншої інтегральної схеми. Під технологічністю розуміють простоту виготовлення пасивних та активних елементів із заданими електричними параметрами і з'єднань між ними в межах єдиного технологічного циклу. Інтегральні схеми вважаються технологічними, якщо в них використано мінімальна кількість різнотипних елементів і всі елементи технологічно сумісні. Найбільшою технологічністю характеризуються схеми на МДН інверторах, в яких активний та пасивний елементи виготовлені з транзисторів одного виду та типу. Найбільшого поширення набули схеми на основі МДН транзисторів

з індукованими каналами р-типу (активний та пасивний транзистор). Як видно з табл.4, в залежності від способу під'єднання затвору навантажувального транзистора може бути реалізована схема з нелінійним резистором. В схемах на транзисторах одного виду та типу завжди необхідно навантажувальні елементи виготовляти з меншими масштабними струмами порівняно з активними транзисторами. Це призводить до відмінності у геометричних розмірах активних та пасивних транзисторів.

Наступними схемами у порядку зростання технологічної складності є схеми, в яких в якості активного елемента використовується транзистор з індукованим каналом, а в якості резистора – транзистор з вбудованим каналом, тип провідності якого співпадає з типом провідності каналу активного транзистора. Така схема в залежності від способу під'єднання затвору пасивного транзистора дозволяє отримати схеми з нелінійним та струмостабілізуючим резисторами, тобто ВАХ навантажувального елемента можуть належати до I та III груп відповідно. Використовуючи в якості навантажувальних елементів транзистори з вбудованим каналом, можна їх геометричні розміри робити такими ж, як і для активних транзисторів, що дозволяє зменшити площу, яку займає схема на напівпровідниковій пластині.

Технологічно більш складними є схеми на основі транзисторів з каналами взаємодоповнюючих (комплементарних) типів провідності. Як правило, використовуються схеми на основі МДН транзисторів з індукованими каналами, однак при цьому геометричні розміри як активних, так і пасивних транзисторів можуть бути однаковими. ВАХ навантажувального елемента належить до IV групи. Такі схеми характеризуються найбільшою швидкодією та споживають потужність лише під час перемикання.

Швидкодія цифрової схеми визначається тривалістю найбільшого фронту, який формується при закритті ключа. Тривалість найбільшого фронту тим менша, чим більший струм, що йде на зарядку паразитних та власних ємностей транзистора. Так, найбільша тривалість фронту спостерігається для схем, в яких навантажувальний елемент з ВАХ групи I. Відповідно такі схеми характеризуються найменшою швидкодією, проте найпростішою технологією виготовлення.

МДН інвертори з навантажувальними характеристиками III групи характеризуються більшою швидкодією. Це відбувається за рахунок того, що струми, які заряджають та розряджають ємність на виході схеми, стають співвимірними. Тому немає значної відмінності у тривалості фронтів при вмиканні та вимиканні схеми, що дозволяє підвищити загальну швидкодію схеми. Отже, з точки зору електричних властивостей в схемах на транзисторах з каналами однакового типу провідності доцільно

використовувати в якості навантажувальних елементів транзистори з вбудованими каналами.

Однак найкращими електричними властивостями характеризуються МДН інвертори на комплементарних транзисторах. Їх швидкодія є найбільшою серед всіх видів ключових схем, оскільки перезарядки ємностей відбувається усім струмом, що протікає через відкритий транзистор. Крім того, такі схеми характеризуються мінімальною споживаною потужністю, оскільки в стаціонарних станах (ввімкненому та вимкненому) потужність від джерела живлення практично не споживається. Слід відмітити, що технологія виготовлення таких схем є найскладнішою серед усіх видів МДН інверторів.

Отже, логічні елементи на основі МДН транзисторів з однаковим типом провідності каналу займають мінімальну площу на кристалі, в той час як логічні елементи на основі МДН транзисторів з різним типом провідності каналу (комплементарні транзистори) забезпечують мінімальну споживану потужність, максимальну швидкодію та завадостійкість.

Елементною базою для побудови цифрових МДН схем є логічні елементи на основі інверторів, що виконують логічні операції І-НІ, АБО-НІ, І-АБО-НІ тощо. Для побудови багатовходової схеми АБО-НІ до одного навантажувального МДН транзистора стоком підключають m активних МДН транзисторів, витоки яких заземляють (m – це кількість входів цифрової схеми). У випадку КМДН логіки активні транзистори вмикаються паралельно, а відповідні їх пасивні транзистори – послідовно.

Для побудови багатовходової схеми І-НІ до одного навантажувального МДН транзистора послідовно підключається перший активний МДН транзистор, до витоку якого підключається наступний активний МДН транзистор і т.д., витік найнижчого МДН транзистора у такому каскаді заземляють. У випадку КМДН логіки активні транзистори вмикаються послідовно, а відповідні їх пасивні транзистори – паралельно.

Основною електричною характеристикою МДН інвертора є пряма передавальна характеристика, вираз якої залежить від виду навантаження інвертора. Для схеми з нелінійним резистором вираз для передавальної характеристики має такий вид:

$$\left(1 - \frac{U_{вих}}{U_{жив} - U_{пор}^a} \right) = \sqrt{\frac{\beta_a}{\beta_n}} \left(\frac{U_{вх} - U_{пор}^n}{U_{жив} - U_{пор}^a} \right), \quad (1)$$

де $U_{вх}, U_{вих}, U_{жив}$ – вхідна напруга інвертора, вихідна напруга інвертора та напруга живлення схеми, $U_{пор}^a, U_{пор}^n$ – порогова напруга активного та пасивного транзисторів інвертора, β_a, β_n – питома крутизна активного та пасивного транзисторів інвертора.

Для схеми з струмо-стабілізуючим резистором вираз для передавальної характеристики має такий вид:

$$2 \cdot \beta_a \cdot \left(\left(U_{вх} - U_{пор}^a \right) \cdot U_{вих} - \frac{U_{вих}^2}{2} \right) = \beta_n \cdot \left(U_{вих} - U_{пор}^n \right)^2. \quad (2)$$

Передавальна характеристика КМДН транзисторів набуває оптимальної форми, коли порогові напруги активного та пасивного транзистора рівні та в сумі дорівнюють напрузі живлення. Особливістю МДН інверторів на комплементарній парі транзисторів є практично відсутність споживання потужності, як у відкритому, так і в закритому стані. Це обумовлено тим, що в будь-який момент часу один з транзисторів є відкритим, а інший – закритим, а тому струм через КМДН інвертор рівний зворотному струму стокового р-п-переходу (10^{-9} А). Слід проте зауважити, що на передавальній характеристиці КМДН транзисторів можна виділити область, коли вхідна напруга рівна приблизно половині напруги живлення, обидва транзистора знаходяться у режимі насичення, тобто є відкритими одночасно. Максимальний струм споживання в такому режимі становить 400-500 мкА.

Вольт-амперна характеристика активного транзистора МДН інвертора не залежно від виду навантаження описується наступним виразом:

$$I_c = \beta_a \cdot \left(\left(U_z - U_{пор}^a \right) \cdot U_c - \frac{1}{2} \cdot U_c^2 \right), \quad (3)$$

де I_c, U_c – струм та напруга на стоці, U_z – напруга на затворі МДН транзистора.

Питома крутизна МДН транзистора залежить від параметрів матеріалу та розмірів його каналу:

$$\beta = \frac{\varepsilon_d \cdot \varepsilon_0 \cdot \mu_k \cdot W}{d \cdot L}, \quad (4)$$

де ε_d – відносна діелектрична проникність діелектрика, ε_0 – електрична стала, μ_k – рухливість носіїв заряду в каналі ($500 \text{ см}^2/\text{В}\cdot\text{с}$ для п-канального транзистора та $200 \text{ см}^2/\text{В}\cdot\text{с}$ для р-канального транзистора), d – товщина підзатворного діелектрика, W, L – ширина та довжина каналу.

Побудувавши сімейство передавальних характеристик в залежності від параметра

$$K = \frac{\beta_a}{\beta_n},$$

можна проаналізувати вплив даного параметра на завадостійкість МДН

інвертора. Завадостійкість по суті являє собою нечутливість інвертора до паразитних сигналів (завад). Завадостійкість інвертора з нелінійним чи динамічним навантаженням зростає при збільшенні відношення відносної крутизни активного та пасивного МДН транзисторів, а саме при $K \gg 10$. Оптимальна форма передавальної характеристики, а отже, максимальна завадостійкість, МДН інвертора на комплементарних транзисторах досягається при $K=1$, а це означає, що питома крутизна активного та пасивного транзистора має бути однакою. Слід мати на увазі, що рухливість носіїв заряду в каналі МДН транзисторів в комплементарній парі є суттєво різними. Тому для забезпечення умови $K=1$ потрібна різна ширина каналів МДН транзисторів при однаковій довжині так, щоб виконувалась рівність:

$$\frac{W_n}{W_a} = \frac{\mu_K^a}{\mu_K^n}, \quad (5)$$

де W_a, W_n – ширина каналу активного та пасивного транзистора, μ_K^a, μ_K^n – рухливість носіїв заряду в каналі активного та пасивного транзистора.

МДН інвертори в статичному режимі характеризуються залишковим струмом (в закритому стані) та залишковою напругою (у відкритому стані). Відкритий МДН транзистор тим ближче за своїми властивостями до ідеального замкненого ключа, чим меншим є падіння напруги на ньому, яка називається залишковою напругою. Закритий МДН транзистор тим ближче за своїми властивостями до ідеального розімкненого ключа, чим меншим є струм, що протікає через нього, який називається залишковим струмом. В закритому МДН транзисторі залишковий струм являє собою зворотній струм стокового р-п-переходу, оскільки цей перехід працює при зворотному зміщенні, близькому до напруги живлення. Тому залишковий струм становить близько $10^{-9} \dots 10^{-10}$ А (за умови, що поверхня кристалу оброблена належним чином і на ній відсутні приповерхневі канали). При цьому залишкова напруга визначається типом навантаження:

- для схеми з нелінійним резистором

$$U_{зал} = \frac{\beta_n}{2 \cdot \beta_a} \cdot \frac{\left(U_{жив} - U_{пор}^n \right)^2}{U_{вх} - U_{пор}^a} \quad (6)$$

- для схеми з струмо-стабілізуючим резистором

$$U_{зал} = \frac{I_n}{\beta_a \cdot (U_{жив} - U_{пор}^a)} \quad (7)$$

– для схеми на комплементарних транзисторах

$$U_{зал} = \frac{I_{зал}}{\beta_a \cdot (U_{жив} - U_{пор}^a)} \quad (8)$$

Залишкова напруга в МДН інверторі з нелінійним чи динамічним навантаженням становить 0,1-0,2 В. Для того, щоб залишкова напруга в МДН інверторі була мінімальною повинно виконуватись співвідношення $\beta_n \ll \beta_a$, тому геометричні розміри транзисторів мають суттєво відрізнятись. Так, для активного транзистора відношення ширини до довжини каналу має бути якнайбільше, в той час як для пасивного транзистора інвертора таке відношення має бути якнайменше. Якщо забезпечити $\frac{\beta_a}{\beta_n} = 50 \dots 100$, то залишкова напруга становитиме 50...100 мВ.

Особливістю КМДН інвертора є мінімальні значення залишкової напруги, що на 1...2 порядки є меншими, аніж для МДН інверторів з іншими видами навантажень, розглянутих вище, і становить близько одиниць мкВ і менше.

Порядок розрахунку електричних характеристик логічного елемента

1. Побудувати схему логічного елемента згідно завдання варіанту, сформульованого в табл.1 та 2, керуючись міркуваннями щодо проектування схем МДН-інвертора, які викладені вище. Обґрунтувати вибір принципової схеми логічного елемента, вказавши при цьому її переваги і недоліки.
2. Вибрати величину порогової напруги активного транзистора логічного елемента зі співвідношення $0,2 \cdot U^0 \leq U_{пор} \leq 0,8 \cdot U^1$.
3. Задати геометричні розміри активного та пасивного транзисторів логічного елемента (співвідношення ширини та довжини каналу) з точки зору умови забезпечення максимальної завадостійкості для даної схеми МДН інвертора.
4. Розрахувати величину порогової напруги пасивного транзистора логічного елемента на основі виразу для передавальної характеристики МДН-інвертора (рівність 1-2).

5. Розрахувати величину питомої крутизни активного та пасивного транзисторів логічного елемента на основі виразу для ВАХ активного МДН-транзистора та заданої величини завадостійкості для даної схеми МДН інвертора (рівність 3-5).
 6. Розрахувати товщину підзатворного діелектрика з виразу для питомої крутизни МДН-транзистора у логічному елементі (вираз 4).
 7. Визначити величину залишкового струму та залишкової напруги МДН-інвертора на основі виразів 6 – 8.
 8. Розраховані параметри МДН інвертора звести в таблицю.
- Нижче наведено деякі приклади розрахунку МДН інверторів.

Приклад 1. Розрахувати електричні характеристики n-канального МДН інвертора, що виконує функцію І-НІ з нелінійним резистором у якості навантаження, якщо $U^1 = 3V$, $U_{жив} = 6V$, $I_n = 100\mu A$.

Оцінити величину напруги логічного нуля можна за формулою:

$$U^0 \approx 0.2 \cdot U^1 = 0.2 \cdot 3V = 0.6V$$

Величину порогової напруги активного транзистора логічного елемента вибираємо зі співвідношення:

$$0.2 \cdot U^0 \leq U_{пор} \leq 0.8 \cdot U^1.$$

$$0.12V \leq U_{пор} \leq 2.4V.$$

Для даного випадку $U_{пор}$ було обрано рівним 2 В (якщо транзистор з індукованим каналом) та -2 В (якщо транзистор з вбудованим каналом).

Для забезпечення достатньої завадостійкості K було обрано рівним 50, тобто:

$$K = \frac{\beta_a}{\beta_n} = 50 = \frac{W_a}{L_a} \cdot \frac{L_n}{W_n}.$$

Оскільки $\frac{W_a}{L_a} > 1$, а $\frac{W_n}{L_n} < 1$, то виберемо, що $\frac{W_a}{L_a} = 10$, а $\frac{L_n}{W_n} = 5$.

Розрахувати величину порогової напруги пасивного транзистора логічного елемента слід на основі виразу для передавальної характеристики МДН-інвертора (рівність 1):

$$U_{пор}^n = U^1 - \frac{1}{\sqrt{K}} \left(1 - \frac{U^0}{U_{жив} - U_{пор}^a} \right) (U_{жив} - U_{пор}^a) = 3V - \frac{1}{\sqrt{50}} \left(1 - \frac{0.6V}{6V - 2V} \right) (6V - 2V) \approx 2.5V$$

Щоб розрахувати величину питомої крутизни активного транзистора логічного елемента, скористаємось виразом для ВАХ активного МДН-транзистора:

$$\beta_a = \frac{I_c}{\left(U_{з} - U_{пор}^a\right) \cdot U_c - \frac{1}{2} \cdot U_c^2} = \frac{100 \text{ мкА}}{(3B - 2B) \cdot 0.6B - \frac{1}{2} \cdot 0.6^2 B^2} \approx 0,24 \frac{\text{мА}}{B^2}$$

Для забезпечення максимальної завадостійкості інвертора необхідною умовою є перевищення питомої крутизни активного транзистора у 50 разів величину питомої

крутизни пасивного транзистора, тому $\beta_n = \frac{\beta_a}{50} = \frac{0,24 \frac{\text{мА}}{B^2}}{50} = 4,8 \frac{\text{мкА}}{B^2}$.

Товщина підзатворного діелектрика розраховується на основі виразу 4:

$$d = \frac{\varepsilon_{\partial} \cdot \varepsilon_0 \cdot \mu_k \cdot W}{\beta_a \cdot L} = \frac{4 \cdot 8.85 \cdot 10^{-14} \frac{\Phi}{\text{см}} \cdot 500 \frac{\text{см}^2}{B \cdot \text{с}}}{0,24 \frac{\text{мА}}{B^2}} \cdot 10 = 73 \text{ нм}$$

Визначаємо величину залишкової напруги МДН-інвертора з нелінійним навантаженням:

$$U_{зал} = \frac{\beta_n}{2 \cdot \beta_a} \cdot \frac{\left(U_{жив} - U_{пор}^n\right)^2}{U_{вх} - U_{пор}^a} = \frac{1}{2 \cdot 50} \cdot \frac{(6B - 2,5B)^2}{3B - 2B} \approx 0,1B.$$

У випадку варіанту МДН транзисторів з каналом р-типу провідності всі розрахунки проводити аналогічно. Проте слід зауважити, що порогову напругу у наведені формули слід підставляти по модулю, а також при розрахунку товщини підзатворного діелектрику врахувати іншу величину рухливості дірок, на відміну від електронів.

Приклад 2. Розрахувати електричні характеристики n-канального МДН інвертора, що виконує функцію АБО-НІ з динамічним навантаження, якщо $U^1 = 4B$, $U_{жив} = 8B$, $I_n = 120 \text{ мкА}$.

Оцінити величину напруги логічного нуля можна за формулою:

$$U^0 \approx 0,2 \cdot U^1 = 0,2 \cdot 4B = 0,8B$$

Величину порогової напруги активного транзистора логічного елемента вибираємо зі співвідношення:

$$0,2 \cdot U^0 \leq U_{пор} \leq 0,8 \cdot U^1.$$

$$0,16B \leq U_{пор} \leq 3,2B.$$

Для даного випадку $U_{пор}$ було обрано рівним 3 В (якщо транзистор з індукованим каналом) та -3 В (якщо транзистор з вбудованим каналом).

Для забезпечення достатньої завадостійкості K було обрано рівним 50, тобто:

$$K = \frac{\beta_a}{\beta_n} = 50 = \frac{W_a}{L_a} \cdot \frac{L_n}{W_n}.$$

Оскільки $\frac{W_a}{L_a} > 1$, а $\frac{W_n}{L_n} < 1$, то виберемо, що $\frac{W_a}{L_a} = 10$, а $\frac{L_n}{W_n} = 5$.

Розрахувати величину порогової напруги пасивного транзистора логічного елемента слід на основі виразу для передавальної характеристики МДН-інвертора (рівність 2), подавши який у вигляді квадратного рівняння:

$$2 \cdot 50 \cdot \left((4B - 3B) \cdot 0,8B - \frac{(0,8B)^2}{2} \right) = \left(0,8B - U_{пор}^n \right)^2$$

$$U_{пор}^n - 1,6U_{пор}^n - 48 = 0.$$

З двох можливих коренів рівняння обираємо додатнє значення порогової напруги 7,78 В.

Щоб розрахувати величину питомої крутизни активного транзистора логічного елемента, скористаємось виразом для ВАХ активного МДН-транзистора, врахувавши, що струм навантаження для логіки АБО-НІ ділиться навпіл:

$$\beta_a = \frac{I_c}{\left(U_z - U_{пор}^a \right) \cdot U_c - \frac{1}{2} \cdot U_c^2} = \frac{60 \text{ мкА}}{(4B - 3B) \cdot 0,8B - \frac{1}{2} \cdot 0,8^2 B^2} \approx 0,125 \frac{\text{мА}}{\text{В}^2}$$

Для забезпечення максимальної завадостійкості інвертора необхідною умовою є перевищення питомої крутизни активного транзистора у 50 разів величину питомої

крутизни пасивного транзистора, тому $\beta_n = \frac{\beta_a}{50} = \frac{0,125 \frac{\text{мА}}{\text{В}^2}}{50} = 2,5 \frac{\text{мкА}}{\text{В}^2}$.

Товщина підзатворного діелектрика розраховується на основі виразу 4:

$$d = \frac{\varepsilon_{\partial} \cdot \varepsilon_0 \cdot \mu_k \cdot W}{\beta_a \cdot L} = \frac{4 \cdot 8,85 \cdot 10^{-14} \frac{\Phi}{\text{см}} \cdot 500 \frac{\text{см}^2}{\text{В} \cdot \text{с}}}{0,125 \frac{\text{мА}}{\text{В}^2}} \cdot 10 = 142 \text{ нм}$$

Визначаємо величину залишкової напруги МДН-інвертора з динамічним навантаженням:

$$U_{зал} = \frac{I_n}{\beta_a \cdot \left(U_{жив} - U_{пор}^a \right)} = \frac{120 \text{ мкА}}{0,125 \frac{\text{мА}}{\text{В}^2} \cdot (8B - 3B)} \approx 0,2 \text{ В}$$

У випадку варіанту МДН транзисторів з каналом р-типу провідності всі розрахунки проводити аналогічно. Проте слід зауважити, що порогову напругу у наведені формули

слід підставляти по модулю, а також при розрахунку товщини підзатворного діелектрику врахувати іншу величину рухливості дірок, на відміну від електронів.

Приклад 3. Розрахувати електричні характеристики КМДН інвертора з n-канальним активним транзистором, що виконує функцію І-НІ, якщо $U^1 = 5B$, $U_{жив} = 6B$.

Оцінити величину напруги логічного нуля можна за формулою:

$$U^0 \approx 0.2 \cdot U^1 = 0.2 \cdot 5B = 1B$$

Величину порогової напруги активного транзистора логічного елемента вибираємо зі співвідношення:

$$0,2 \cdot U^0 \leq U_{пор} \leq 0,8 \cdot U^1.$$

$$0,2B \leq U_{пор} \leq 4B.$$

При цьому слід врахувати, що оптимальний режим роботи КМДН транзистора досягається, коли порогові напруги активного та пасивного транзисторів рівні і в сумі становлять напругу живлення. Тому для даного випадку $U_{пор}$ було обрано рівним 3 В.

Щоб задати геометричні розміри КМДН інвертора, слід скористатись рівністю 5:

$$\frac{W_n}{W_a} = \frac{\mu_{\kappa}^a}{\mu_{\kappa}^n} = \frac{500 \frac{cm^2}{B \cdot c}}{200 \frac{cm^2}{B \cdot c}} = 2,5$$

Оскільки довжина каналу в обох транзисторах однакова, задамо мінімально можливим значенням для даної технології 10 мкм, ширина каналу активного транзистора має бути більшою, аніж довжина (оптимально у 5-10 разів), тому приймаємо рівною 100 мкм, а ширина каналу пасивного транзистора відповідно – 250 мкм.

Щоб розрахувати величину питомої крутизни активного транзистора логічного елемента, скористаємось виразом для ВАХ активного МДН-транзистора, за умови, коли обидва транзистора КМДН інвертора знаходяться в стані насичення:

$$\beta_a = \frac{I_c}{\left(U_z - U_{пор}^a \right) \cdot U_c - \frac{1}{2} \cdot U_c^2} = \frac{400 \mu A}{(5B - 3B) \cdot 1B - \frac{1}{2} \cdot 1^2 B} \approx 0,27 \frac{mA}{B^2}$$

Для забезпечення максимальної завадостійкості інвертора необхідною умовою є рівність питомої крутизни активного та пасивного транзистора, тому $\beta_a = \beta_n = 0,27 \frac{mA}{B^2}$.

Товщина підзатворного діелектрика розраховується на основі виразу 4:

$$d = \frac{\varepsilon_{\partial} \cdot \varepsilon_0 \cdot \mu_{\kappa}}{\beta_a} \cdot \frac{W}{L} = \frac{4 \cdot 8.85 \cdot 10^{-14} \frac{\Phi}{\text{см}} \cdot 500 \frac{\text{см}^2}{\text{В} \cdot \text{с}}}{0.27 \frac{\text{мА}}{\text{В}^2}} \cdot 10 = 65,5 \text{ нм}$$

Визначаємо величину залишкової напруги КМДН-інвертора:

$$U_{\text{зал}} = \frac{I_{\text{зал}}}{\beta_a \cdot (U_{\text{жив}} - U_{\text{пор}}^a)} = \frac{10^{-9} \text{ А}}{0,27 \frac{\text{мА}}{\text{В}^2} \cdot (6\text{В} - 3\text{В})} = 1,2 \text{ мкВ}$$

Вибір технології виготовлення логічного елемента

Розробка технології виготовлення логічного елемента розпочинається з вибору марки підкладки. У промисловості використовують 2 найбільш поширені марки кремнієвих підкладок – КДБ (кремній дірковий, легований бором) та КЕФ (кремній електронний, легований фосфором). Вибір марки, очевидно, визначається типом провідності каналу МДН структури. Величина питомого опору матеріалу підкладки розраховується на основі концентрації домішків у ній та рухливості носіїв заряду (для електронів та дірок 0,15 та 0,06 м²/В·с відповідно). Концентрація домішків у підкладці пов'язана з величиною порогової напруги та товщиною підзатворного діелектрику, які були визначені у першій частині роботи, графічною залежністю, наведеною на рис.4.

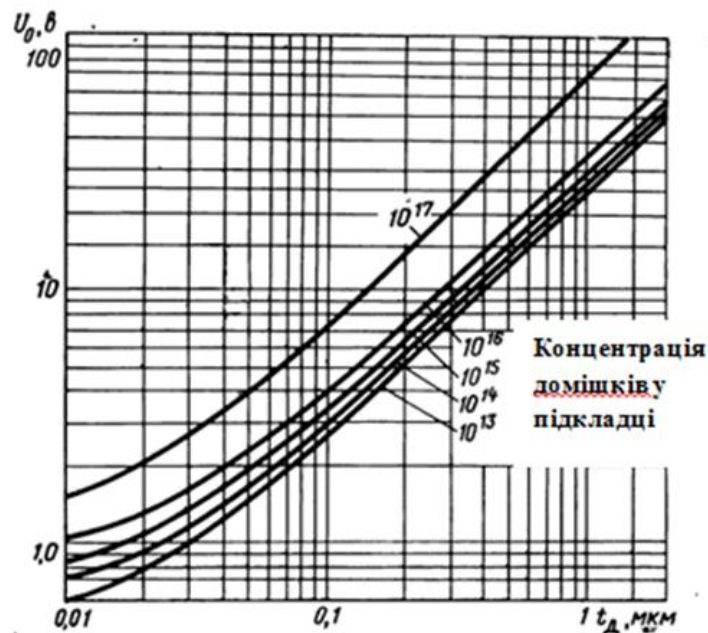


Рис.4. Залежність порогової напруги МДН транзистора від товщини діелектрику та концентрації домішків у підкладці

Величина питомого опору підкладки визначається наступними факторами: пороговою напругою, напругою пробою стік-підкладка, стабільністю напівпровідникового матеріалу.

У випадку високого питомого опору матеріалу $\rho > 1$ Ом·см порогова напруга в основному визначається зарядом поверхневих станів в окислі. При зменшенні питомого опору матеріалу менше 1 Ом·см порогова напруга починає сильно залежати від питомого опору матеріалу і перевищує 5 – 6 В.

Напруга пробою стік-підкладка безпосередньо залежить від питомого опору матеріалу: чим вищий питомий опір, тим вища напруга пробою. Однак верхнє значення величини питомого опору обмежується наступними факторами:

- При збільшенні питомого опору напівпровідника різко погіршується стабільність параметрів матеріалу в процесі виготовлення МДН ІС. Наприклад, у матеріалу з питомим опором $10^2 - 10^3$ Ом·см в процесі технологічних високотемпературних обробок може змінюватись як величина питомого опору, так і тип провідності матеріалу.
- У випадку слабколегованої підкладки області об'ємного заряду стоку та витоку одного і того ж чи сусідніх транзисторів можуть дотикатись, викликаючи прокол транзистора.

Тому в промисловості для виготовлення МДН ІС використовують кремнієві підкладки з $\rho = 1 - 10$ Ом·см.

Значну роль відіграє орієнтація поверхні підкладки. Так, кремнієві підкладки з орієнтацією (100) характеризуються значно меншою густиною поверхневих станів (майже на порядок), аніж поверхня кремнію з орієнтацією (111).

Послідовність технологічних операцій для виготовлення МДН ІС на транзисторах р-типу провідності наведена на рис.5.

В якості вихідного матеріалу застосовують кремнієві пластини n-типу з питомим опором 2,5-10 Ом·см. Після хімічного очищення пластин на їх поверхні створюють маскуючий шар SiO_2 (рис.5,а), в якому методом фотолітографії формують вікна до областей стоку та витоку (рис.5, б). Далі проводять двохстадійну дифузію бору, створюючи високолеговані області витоку та стоку глибиною 1 – 2 мкм (рис.5, в). Наступна фотолітографія відкриває вікна для формування тонкого окисла підзатворного діелектрику товщиною 50-150 нм (рис.5, г). Тонкий SiO_2 утворюють методом термічного окислення у сухому кисню (рис.5, д). Наступна фотолітографія дає змогу відкрити контактні вікна (рис.5, е), а осадження алюмінію – реалізувати омичні контакти до областей стоку та витоку (рис.5, ж). Формування геометрії контактної металізації

здійснюється завдяки фотолітографічним процесам (рис.5, з). Закінчується процес виготовлення МДН ІС операцією пасивації поверхні мікросхеми фосфоро-силікатним склом.

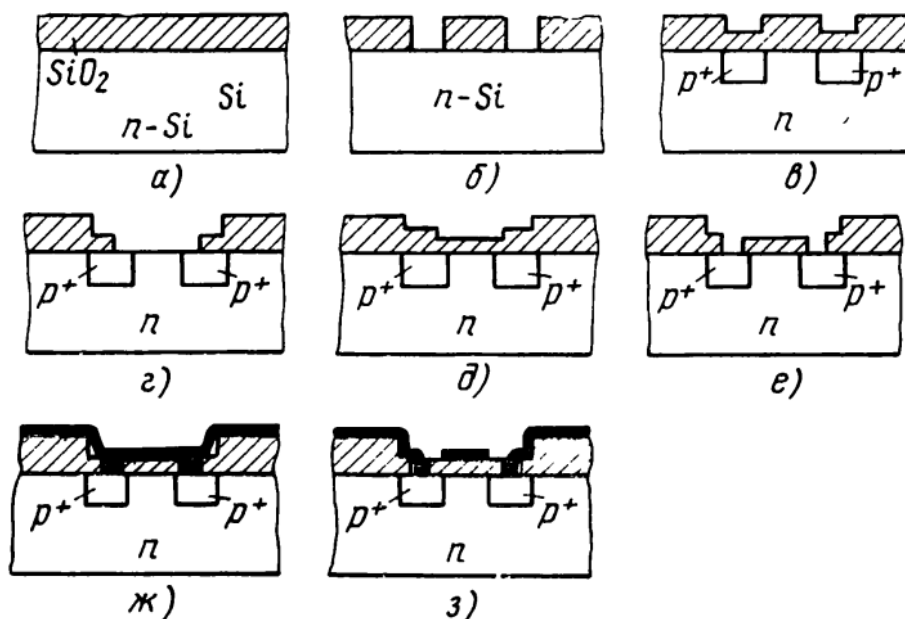


Рис.5. Технологічна схема створення МДН ІС на транзисторах одного типу провідності: а – первинне окислення, б – I фотолітографія: відкривання вікон стік-витік, в – дифузія областей стік-витік, г – II фотолітографія: створення вікна для тонкого окисла, д – вирощування тонкого окисла, е – III фотолітографія: відкривання контактних вікон, ж – осадження алюмінію, з – IV фотолітографія: формування геометрії контактної металізації

За таким же ж технологічним маршрутом можуть бути виготовлені МДН ІС на транзисторах n-типу провідності з наступними відмінностями: в якості вихідної пластини використовують кремній р-типу провідності, а формування областей стоку та витіку здійснюють дифузією фосфору.

Однією із найбільш відповідальних технологічних операцій, якість виконання якої наряду впливає на вихід придатних мікросхем, є процес окислення кремнію. Технологічна операція окислення дає змогу отримати на поверхні кремнієвої пластини плівку діоксиду кремнію, яка може виконувати наступні функції в МДН ІС:

- функцію захисту – пасивації поверхні мікросхеми, зокрема захисту вертикальних ділянок р-n-переходів, що виходять на поверхню;
- функцію маски, крізь вікна у якій вводять необхідні домішки для створення легованих областей;
- функцію тонкого діелектрику під затвором МДН транзистора.

В технології ІС розрізняють товсті та тонкі плівки діоксиду кремнію. Товсті плівки товщиною 0,5 – 1 мкм виконують роль захисту та маскуванню, в той час як тонкі оксиди товщиною 0,02 – 0,15 мкм виконують роль підзатворного діелектрика МДН транзистора.

Поверхня кремнію завжди вкрита власною окисною плівкою, що з'являється на його поверхні в результаті природнього окислення навіть за порівняно низьких температур. Однак така плівка має надто малу товщину (близько 5 нм), щоб виконувати одну з вищезгаданих функцій. Тому плівки діоксиду кремнію формують штучним шляхом одним із наступних методів – термічного окислення, анодного окислення та піролітичного осадження окисла. Найбільш поширеним способом формування плівки SiO₂ є метод термічного окислення, що може проходити у сухому кисню, вологому кисню, парах води та в різних комбінаціях з них.

Окислення кремнію в потоці сухого кисню проходить при температурах 1000 – 1300°C та атмосферному тиску. Окислення кремнію у вологому кисню чи парах води може відбуватись при нижчих температурах (600 – 1100°C) та зі значно більшими швидкостями, аніж при окисленні у сухому кисню. В промисловості досить часто користуються комбінацією різних режимів формування плівки діоксиду кремнію. Спочатку тонкий шар SiO₂ формують методом окислення у сухому кисню, далі нарощують більш товстий шар у вологому кисню і завершують процес окислення знову обробкою у сухому кисню. Таке комбіноване окислення забезпечує, з одного боку, отримання необхідних властивостей межі поділу Si – SiO₂, а з іншого боку, за мінімально можливих температур та часів окислення одержання шару діоксиду кремнію заданої товщини. Скорочення тривалості процесу окислення та його температури є необхідними для того, щоб звести до мінімуму розгонку домішків при окисленні, тим самим зберігши характеристики р-п-переходів на заданому рівні. Проте слід відмітити про зростання густини дефектів всередині сформованого таким чином окислу порівняно з методом окислення у сухому кисню.

Застосування плівок SiO₂ з метою маскуванню під час дифузії домішків базується на тому, що коефіцієнти дифузії цих домішків (P, B, As, Sb тощо) в ній значно менші, ніж в кремнії. Для миш'яку, бору та сурми досить товщини окислу 0,5 мкм, в той час як для дифузії фосфору маска має мати товщину 1 мкм.

Залежність товщини оксиду W від часу окиснення t при $0,03 < W < 0,5$ мкм описується добре відомим лінійно-параболічним законом:

$$\frac{W^2}{K_p} + \frac{W}{K_L} = t + t_0 \quad (9)$$

де t_0 – величина, що враховує відхилення залежності $W(t)$ від цього закону при малих W і початкову величину $W(0)$; K_p, K_L – відповідно параболічний та лінійний коефіцієнти окиснення, які залежать від умов окиснення:

- для сухого кисню:

$$K_p = 12.9 \exp\left(\frac{-1.23}{kT}\right) \quad (10)$$

$$K_L = 1.04 \cdot 10^5 \exp\left(\frac{-2}{kT}\right) \quad (11)$$

- для окиснення в парах води:

$$K_p = 280 \exp\left(\frac{-1.17}{kT}\right), \quad T \leq 950^\circ\text{C} \quad (12)$$

$$K_p = 7 \exp\left(\frac{-0.78}{kT}\right), \quad T > 950^\circ\text{C} \quad (13)$$

$$K_L = 3.45 \cdot 10^4 \exp\left(\frac{-1.6}{kT}\right), \quad T \leq 900^\circ\text{C} \quad (14)$$

$$K_L = 2.95 \cdot 10^6 \exp\left(\frac{-2.05}{kT}\right), \quad T > 900^\circ\text{C} \quad (15)$$

де K_p - параболічний коефіцієнт, $\text{мкм}^2/\text{с}$, K_L - лінійний коефіцієнт, $\text{мкм}/\text{с}$

Залежності K_p та K_L подано для кристалографічної орієнтації кремнію (111). При окисненні кремнію з орієнтацією (100) має місце зменшення K_L у 1,68 рази у порівнянні з орієнтацією (111), в той час як коефіцієнт K_p практично не залежить від орієнтації пластини.

Якщо МДН транзистори містять вбудований канал, то технологічний маршрут виготовлення доповнюється операцією іонної імплантації домішків відповідного типу. Іонне легування – це технологічна операція введення домішків до пластини шляхом бомбардування її іонами домішків, прискореними до енергії, якої достатньо для введення домішків у тверде тіло. Іонізація атомів домішок, прискорення іонів та фокусування іонного променя здійснюється в спеціальних вакуумних системах. В якості домішок використовують ті ж елементи, що й під час дифузії.

Глибина введення іонів залежить від їх енергії та маси. Чим більша енергія іонів, тим більшою є товщина імплантованого шару. Однак з ростом енергії імплантованих іонів зростає і кількість радіаційних дефектів в кристалі, тобто погіршуються його електрофізичні параметри. Тому енергію іонів обмежують величиною 100 – 150 кеВ.

Нижній рівень становить 5 – 10 кеВ. За такого діапазону енергій іонів глибина імплантованого шару становить 0,1 – 0,4 мкм.

Концентрація домішків в імплантованому шарі залежить від густини струму в іонному промені та часу процесу імплантації (часу експозиції). В залежності від густини струму та заданої об'ємної концентрації домішків в шарі час експозиції змінюється від декількох секунд до 3 – 5 хв. Зрозуміло, що чим більшим є час експозиції, тим більшою буде кількість радіаційних дефектів.

Після завершення процесу імплантації пластина підлягає відпалу при температурах 500 – 800 °С для того, щоб впорядкувати кристалічну ґратку матеріалу та усунути хоча б частково наявні радіаційні дефекти.

Взагалі іонну імплантацію можна проводити багатократно, як і дифузію, вбудовуючи один шар в інший. Однак поєднання енергії іонів, часу експозиції та режиму відпалу для кожного такого шару при багатократній імплантації є важкою задачею. Тому іонна імплантація набула найбільшого поширення для створення тонких одинарних шарів. Основними перевагами даного методу є низька температура процесу та його гарна контрольованість.

Концентрація домішків у каналі МДН транзистора, як правило, дещо перевищує концентрацію домішків у підкладці (на 1-2 порядки). Доза легування, яка при цьому має бути використана, щоб отримати задане значення концентрації розраховується за формулою:

$$D_s = N_d \cdot q \cdot x_i, \quad (16)$$

де N_d – концентрація домішків в легуваному шарі, q – елементарний заряд, x_i – глибина вбудованого шару. Доза легування виражається, як правило, в мкКл/см². Загальна кількість атомів, що вводяться в одиницю поверхні кристалу, визначається виразом:

$$Q_l = \frac{D_s}{n \cdot q} = j \cdot t, \quad (17)$$

де n – ступінь іонізації іонів в іонному промені (рівна 1, 2 або 3), j – густина іонного струму, яка виражається в мкА/см², а t – час експозиції, що виражається в секундах.

Розподіл концентрації легуючої домішки у підкладці для випадку $\gamma = 0$, має наступний вигляд:

$$C = \frac{Q_l \exp \left[-\frac{(x - R_m)^2}{2\sigma_m^2} \right]}{\sqrt{2\pi}\sigma_m} \pm C_0, \quad (18)$$

де σ_m , R_m – параметри розподілу, які в залежності від енергії іонів визначаються з табл.5, C_0 – початкова концентрація домішків у пластині (до початку іонного легування).

Товщина імплантованого шару визначається по відстані, на якій концентрація введених домішок співвимірні з концентрацією домішок у підкладці.

Таблиця 5. Параметри функції розподілу для різних домішок

Іон	Параметр	Прискорююча енергія, кеВ				Одиниця виміру
		20	40	60	80	
В	R_m	734	1610	2438	3238	10^{-4} мкм
	σ_m	321	538	708	839	10^{-4} мкм
Р	R_m	260	490	732	980	10^{-4} мкм
	σ_m	94	164	231	295	10^{-4} мкм
Ga	R_m	163	280	392	502	10^{-4} мкм
	σ_m	40	67	91	115	10^{-4} мкм
As	R_m	159	271	377	481	10^{-4} мкм
	σ_m	37	62	84	105	10^{-4} мкм
In	R_m	141	231	312	390	10^{-4} мкм
	σ_m	25	40	53	66	10^{-4} мкм
Sb	R_m	140	229	308	384	10^{-4} мкм
	σ_m	24	38	51	63	10^{-4} мкм

Для створення КМДН ІС необхідно в одному кристалі створити дві області монокристалічного кремнію р- та n-типу електропровідності. Існує три технологічних підходи для створення КМДН ІС: створення “кишені” р-типу в кремнії n-типу та навпаки за допомогою селективної дифузії; створення “кишені” р-типу в кремнії n-типу та навпаки за допомогою епітаксії; з’єднання між собою МДН транзисторів, виготовлених на пластинах різного типу електропровідності. Найбільш простим з них являється перший метод, оскільки другий підхід потребує використання складної операції “рельєфної епітаксії”, а третій – спеціальних методів зборки.

Послідовність технологічних операцій для виготовлення КМДН ІС наведена на рис.6. Після хімічного очищення пластин на їх поверхні створюють маскуючий шар SiO_2 (рис.6,а), в якому методом фотолітографії формують вікна до області “кишені” (рис.6, б). Далі проводять двохстадійну дифузію бору на необхідну глибину, рівень легування при цьому має бути низьким (10^{17} см^{-3}), однак достатнім для перекомпенсації наявних у

підкладці домішків протилежного знаку (рис.6, в). Після цього за допомогою фотолітографії та дифузії по черзі формують області стоку та витоку у напівпровідникових областях n- та p-типу (рис.6, г, д, е, ж). Наступна фотолітографія відкриває вікна для формування тонкого окисла підзатворного діелектрику товщиною 50-150 нм (рис.6, з). Тонкий SiO₂ утворюють методом термічного окислення у сухому кисню (рис.6, и). Далі фотолітографія дає змогу відкрити контактні вікна (рис.6, к), а осадження алюмінію з наступною фотолітографією – реалізувати омичні контакти до областей стоку та витоку (рис.6, л). Закінчується процес виготовлення КМДН ІС операцією пасивації поверхні мікросхеми фосфоро-силікатним склом.

Отже, особливістю технології КМДН ІС є наявність додаткової технологічної операції по створенню області кишени методом дифузії (глибина 4 – 7 мкм). На відміну від дифузійних процесів по створенню областей стоку та витоку процес дифузії в даному випадку повинен забезпечити рівень легування значно менший, аніж максимальна межа розчинності даної домішки в кремнію, проте на 1-2 порядки більший, аніж рівень легування підкладки. Для цього використовують двохстадійний процес дифузії (загонка та розгонка). На першому етапі здійснюють початкове введення домішки у пластину. На другому етапі добиваються проникнення домішки вглиб напівпровідника (перерозподіл концентрацій). Для кремнію дифузії проводять в діапазоні 1000 – 1300°C. Нижче 1000°C коефіцієнти дифузії домішків досить малі і відповідно глибина дифузії незначна. Вище 1300°C якість дифузійних шарів є незадовільною внаслідок порушення поверхні під впливом високої температури.

Дифузія – це технологічна операція введення домішків в напівпровідникову пластину при високій температурі. Теорія дифузії описується двома законами Фіка, розв’язок яких за двох крайніх випадків має наступний вигляд.

При проведенні першого етапу (загонки) можна вважати, що в початковий момент в тілі пластини відсутні домішки даного типу, а на межі розділу між зовнішнім середовищем і напівпровідником існує нескінченне джерело домішкових атомів з постійною концентрацією атомів домішки C_0 , яка не змінюється протягом всього процесу дифузії. В цьому випадку концентрація домішків описується виразом:

$$C = C_0 \operatorname{erfc} \left(\frac{x}{2\sqrt{Dt}} \right) \quad (19)$$

де C – концентрація речовини, що дифундує, C_0 – максимальна концентрація даної домішки на поверхні кремнію (межа розчинності), D – коефіцієнт дифузії, t – тривалість процесу загонки, x – глибина дифузії.

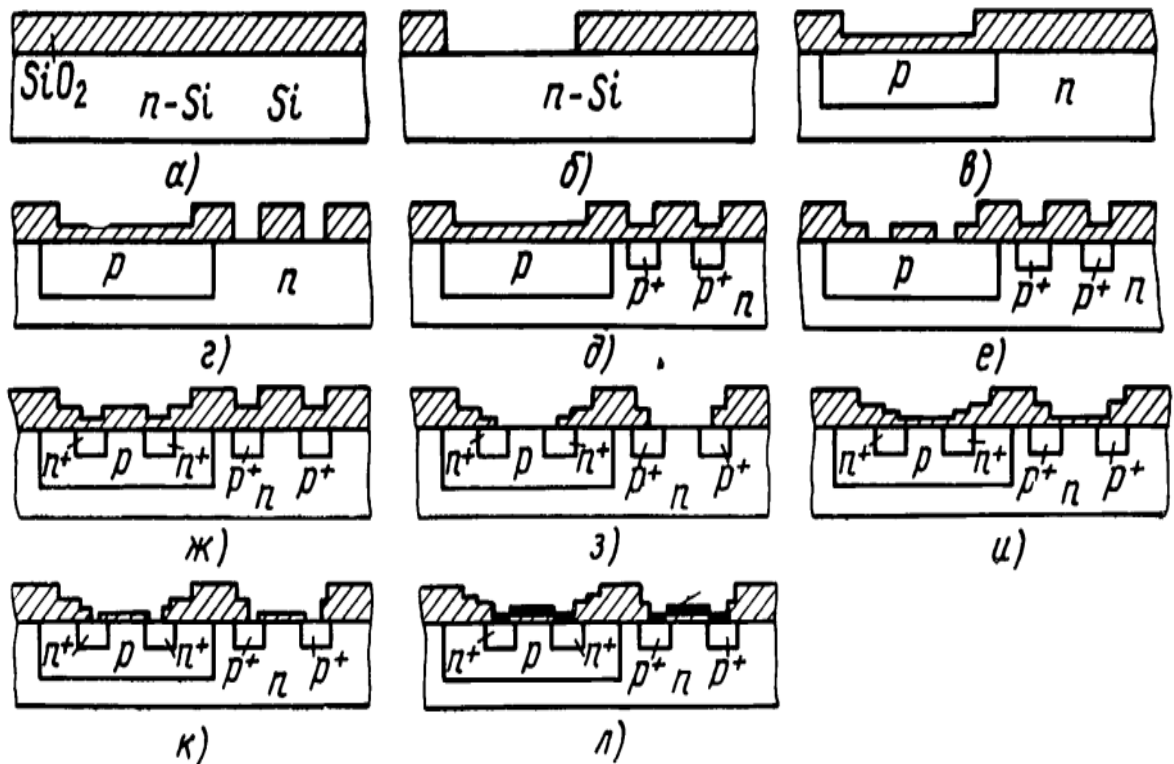


Рис.6. Технологічна схема створення МДН ІС на транзисторах взаємодоповнюючих типів провідності (КМДН ІС): а – первинне окислення, б – I фотолітографія: створення “кишені”, в – дифузія області “кишені”, г – II фотолітографія: відкриття вікон стік-витік першого транзистора, д – дифузія областей стік-витік, е – III фотолітографія: відкриття вікон стік-витік другого транзистора, ж – дифузія областей стік-витік, з – IV фотолітографія: створення вікна для тонкого окисла, и – вирощування тонкого окисла, к – V фотолітографія: відкриття контактних вікон, л – осадження алюмінію та VI фотолітографія: формування геометрії контактної металізації

При проведенні другого етапу (розгонки) маємо задану кількість атомів домішки S , що в початковий момент розподілена певним чином і під дією дифузії перерозподіляється в тілі пластини. Кількість атомів домішки може бути визначена за формулою:

$$S = \int_0^{\infty} C(x, t_0) dx \quad (20)$$

На практиці при інтегруванні можна обмежитись тілом пластини. З урахуванням того факту, що величина S у тілі пластини залишається незмінною протягом всього процесу, а відбувається лише перерозподіл домішки, аналітичний розв’язок для процесу розгонки має наступний вигляд:

$$C = \frac{S}{\sqrt{\pi Dt}} \exp\left(-\frac{x^2}{4Dt}\right) \quad (21)$$

На рис.7. наведено розподіл концентрації домішки під час дифузії з необмеженого (а) та обмеженого (б) джерела дифузії та різної тривалості обох режимів дифузії. Під глибиною дифузійного шару розуміють координату $x=L_N$, за якої концентрація введеної домішки N дорівнює вихідній концентрації домішків у підкладці N_0 .

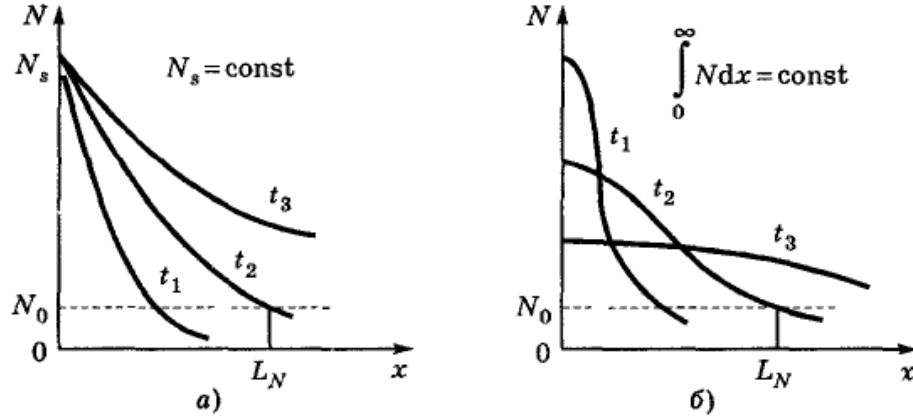


Рис.7. Розподіл концентрації домішки під час дифузії з необмеженого (а) та обмеженого (б) джерела дифузії

Апроксимуючи функцію $\operatorname{erfc}(z)$ експоненціальною функцією, можна отримати глибину дифузії на стадії загонки домішки:

$$L_n = 2\sqrt{Dt} \left(\sqrt{\ln\left(\frac{C_0}{C_B}\right)} - 0.3 \right), \quad (22)$$

де C_B – концентрація домішків у підкладці.

Логарифмуючи обидві частини рівності для розподілу концентрації при дифузії з обмеженого джерела, можна отримати глибину дифузії на стадії розгонки домішки:

$$L_n = 2\sqrt{Dt} \sqrt{\ln\left(\frac{C_0}{C_B}\right)} \quad (23)$$

Для визначення параметрів режимів двохстадійної дифузії розрахунок починають з розрахунку параметрів процесу розгонки, а саме: задаючи температуру процесу (а, отже, величину коефіцієнту дифузії даної домішки), можна встановити тривалість даного етапу.

Коефіцієнт дифузії D в загальному випадку є функцією температури та інших факторів і може бути обчислений за формулою:

$$D = D_0 \exp\left(-\frac{E_a}{kT}\right) \quad (24)$$

де T – абсолютна температура системи, $k = 1,381 \cdot 10^{-23}$ (Дж/К) – стала Больцмана, E_a – енергія активації, D_0 – стала дифузії. Деякі константи для розрахування коефіцієнту дифузії найбільш використовуваних домішок наведені у табл.6.

Таблиця 6. Константи дифузії та енергії активації домішок при дифузії у власний кремній

Параметр	Розмірність	Матеріал		
		В	Р	Sb
D_0	см ² /с	0,76	3,85	0,214
E_a	еВ	3,46	3,66	3,65

Тривалість процесу загонки домішки співвідноситься з тривалістю розгонки домішки за формулою:

$$t_1 = \frac{D_2}{D_1} \left(\frac{\pi C_{02}}{2 C_{01}} \right)^2 t_2, \quad (25)$$

де t_1, t_2 – тривалість процесу загонки та розгонки відповідно, D_1, D_2 – коефіцієнти дифузії домішків при температурі процесу загонки та розгонки відповідно, C_{01}, C_{02} – максимальна концентрація даної домішки на поверхні кремнію (межа розчинності) на стадії загонки та задана концентрація даної домішки після стадії розгонки відповідно.

Задавши температуру, за якої розчинність даної домішки в кремнію є максимальною (табл.7), можна розрахувати тривалість процесу загонки домішки.

Максимальна межа розчинності типових домішок у кремнії наведено у табл.7.

Таблиця 7. Максимальна межа розчинності типових домішок у кремнії

Домішка	As	Р	В	Sb
$C_0, \text{см}^{-3}$	$20 \cdot 10^{20}$	$13 \cdot 10^{20}$	$5 \cdot 10^{20}$	$0,6 \cdot 10^{20}$
$T, \text{°C}$	1150	1150	1200	1300

Кількість атомів домішки, яку необхідно ввести на стадії загонки домішки:

$$S = C_{02} \sqrt{\pi D_2 t_2} \quad (26)$$

Профіль розподілу домішки після двохстадійного процесу дифузії можна описати виразом:

$$C(x, t) = \frac{2C_{01}}{\pi} \sqrt{\frac{D_1 t_1}{D_2 t_2}} \exp\left(-\frac{x^2}{4D_2 t_2}\right) \quad (27)$$

Розрахунок параметрів технологічних процесів, необхідних для виготовлення логічного елемента

Порядок виконання розрахунку технологічних параметрів виготовлення логічного елемента наведено нижче.

1. Скласти технологічну карту процесу виготовлення МДН інвертора розробленої схеми, керуючись рекомендаціями по розробці МДН технології, викладеними вище.

2. Обґрунтувати вибір матеріалів та конкретних технологічних операцій у розробленій технологічній карті. Зокрема здійснити вибір марки підкладки (КДБ чи КЕФ), визначити її питомий опір на основі розрахованої величини порогової напруги та товщини підзатворного діелектрика за допомогою графіку (рис.4), обґрунтувати вибір орієнтації пластини.

3. На основі визначених електричних параметрів МДН інверторів здійснити розрахунок технологічних параметрів одного із процесів їх виготовлення, вказаного у варіанті завдання (табл.3) – процесу термічного окислення кремнію, іонної імплантації та дифузії.

Розрахунок процесу термічного окислення кремнію.

1. Обґрунтувати вибір середовища для окислення (сухий кисень, вологий кисень, пари води чи чергування сухий кисень-вологий кисень-сухий кисень).
2. Побудувати залежність часу окислення від температури для розрахованої у першій частині курсової роботи товщини підзатворного діелектрика.
3. Обрати оптимальний температурно-часовий режим окислення для одержання підзатворного діелектрика даної товщини.

Розрахунок процесу іонної імплантації.

1. Обґрунтувати вибір певного типу домішки для створення вбудованого каналу. Задати рівень легування та глибину вбудованого каналу на основі розрахунків, проведених у першій частині курсової роботи. Визначити, якою для цього має бути доза легуючої домішки.
2. Побудувати залежність розподілу концентрації легуючої домішки у підкладці за різної енергії іонів. Встановити енергію іонів, яка забезпечить створення каналу заданої глибини.
3. Розрахувати час легування іонним променем густиною 100 мкА/м^2 .

Розрахунок процесу дифузії.

1. Обґрунтувати вибір певного типу домішки для створення кишені. Задати рівень легування та глибину кишені на основі розрахунків, проведених у першій частині курсової роботи.
2. Розрахувати час процесу розгонки домішки задавши різні температури. Побудувати графічну залежність часу процесу розгонки домішки від температури процесу. Обрати оптимальний температурно-часовий режим процесу розгонки для даної глибини кишені.
3. Задати температуру процесу загонки для вказаної граничної межі розчинності даної домішки у кремнію і розрахувати тривалість процесу загонки та кількість атомів домішки, яку необхідно ввести на даній стадії, щоб забезпечити задану глибину кишені та концентрацію домішки в ньому.

СПИСОК РЕКОМЕНДОВАНОЇ ЛІТЕРАТУРИ

1. Бубенников А.Н., Садовников А.Д. Физико-технологическое проектирование биполярных элементов кремниевых БИС. – М.: Радио и связь, 1991. – 288 с.– ISBN 5-256-00739-4.
2. Бубенников А.Н. Моделирование интегральных микротехнологий, приборов и схем: Учеб. Пособие для спец. ” Физика и технология материалов и компонентов электронной техники”.– М.: Высш. школа, 1989 – 320 с. – ISBN 5-06-000123-7.
3. Автоматизация проектирования технологических процессов изготовления БИС: Учеб. пособие /А.И.Петренко, Ю.С.Синекоп, Э.Бонат, М.Б. Погребинский, В.Н. Щеткин. – К.: УМК ВО, 1988. – 188 с.
4. Колобов Н.А. Основы технологии электронных приборов: Учеб. пособие для вузов. – М.: Высш. школа, 1980 – 288 с.
5. Барыбин А.А., Сидоров В.Г. Физико-технологические основы электроники. – СПб.: Издательство «Лань», 2001. – 272 с. – ISBN 5-8114-0369-0.
6. Пирс К., Адамс А., Кац Л., Цай Дж., Сейдел Т., Макгиллис Д. Технология СБИС: В 2-х кн. Кн.1 Пер. с англ./ под ред. С. Зи. – М.: Мир, 1986. – 404 с.
7. Росадо Л. Физическая электроника и микроэлектроника. Под ред. В.А. Терехова. – М.: Высш. Шк., 1991. – 351 с.– ISBN 5-06-000820-7.
8. Данилин Б.С., Киреев В.Ю. Ионное травление микроструктур. – М: Сов. радио, 1979. – 104 с.
9. Sigmund P. Theory of Sputtering. – Phys. Rev., 1969, v. 184, № 2, p. 383-416.
10. Данилин Б.С., Киреев В.Ю. Расчет скорости ионного травления. – Электронная техника. Сер. 3. Микроэлектроника, 1974, вып. 4 с. 35 – 33.
11. Технология и аппаратура газовой эпитаксии кремния и германия / Скворцов И.М., Лapidус И.И., Орион Б.В. и др. М.: Энергия, 1978. – 136 с.
12. A new model for the diffusion of Arsenic in Polysilicon / A.G. O’Nill, C. Hill, J. King at all.//J. Appl. Phys. – 1988. – Vol. 64, N 1/ - P. 167 – 174.
13. Автоматизация проектирования БИС. В 6 кн.: Практ. пособие. Кн. 5. В.Я. Кремлев. Физико-топологическое моделирование структур элементов БИС/Под. ред. Г.Г. Казеннова. – М: Высш. шк., 1990. – 144 с.– ISBN 5-06-000096-6.
14. Польский Б.С. Численное моделирование полупроводниковых приборов. Рига: Зинатне, 1986. – 168 с.
15. Интегральные схемы на МДП-приборах. Пер. с англ. / Под ред. И.Н. Кармазинского. – М.: Мир, 1975.

16. Д.В. Игумнов, Г.В. Королев, И.С. Громов Основы микроэлектроники. – М.: Высш. шк., 1991. – 254 с.– ISBN 5-06-002036-3.
17. Интегральные микросхем и основы их проектирования: Учебник для техникумов. – 2-е изд., перераб. и доп. / И.М. Николаев, Н.А. Филинюк. – М.: Радио и связь, 1992. – 424 с.: ил.. – ISBN 5-256-00860-9
18. Прокопенко Ю.В., Татарчук Д.Д., Казміренко В.А. Обчислювальна математика: Навч. посіб. – К.: ІВЦ „Видавництво ”Політехніка” ”, 2003.– 120 с.
19. Фарлоу С. Уравнения с частными производными для научных работников и инженеров: Пер. с англ. – М.: Мир, 1985. – 384 с.
20. Рекомендації щодо підготовки і видання навчальної, навчально-методичної та наукової літератури / Уклад.: Т.В. Омельчук, Г.Л. Рябцева, М.В. Прокопенко, С.І. Горбачов. – 2-ге вид., переробл. і допов. – К.: ІВЦ «Політехніка», 2002. -80 с.